



東北大学



A-R-Tec
Analog and RF Technologies

高エネルギー加速器実験に向けた SOIPIX:PIXORの全体動作確認試験

東北大学 篠田直幸、小野善将、石川明正、山本均
高エネ研 新井康夫、坪山透
東京大学 小貫良行
A-R-Tec 今村俊文、岩田穆、大本貴文
他 SOIPIXグループ

目次

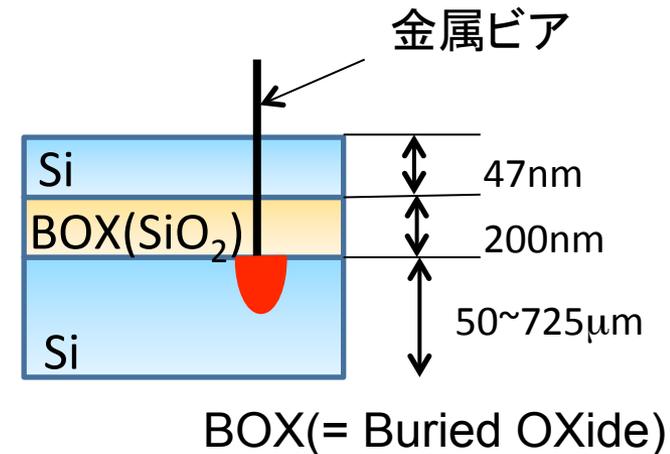
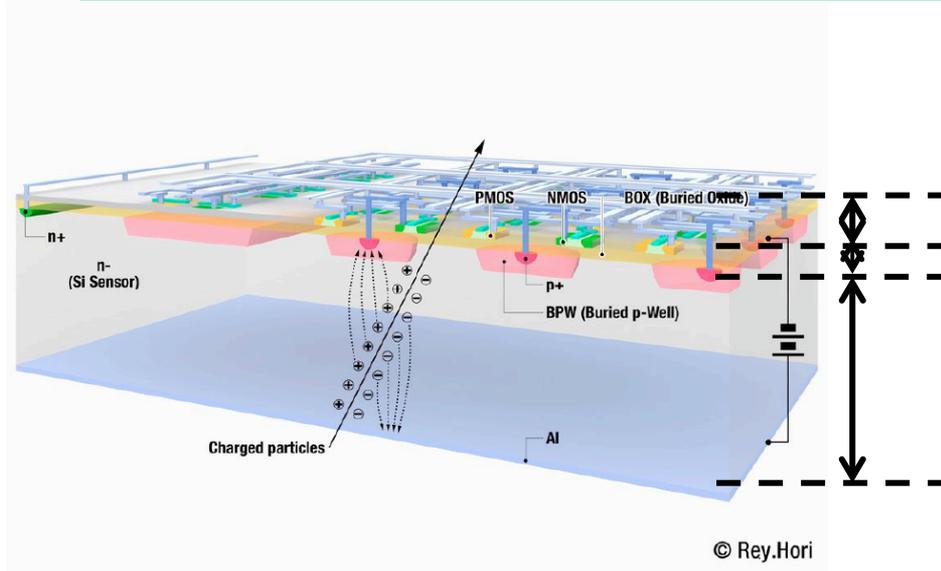
- I. イントロ
– SOIPIXについて
– SOIPIXの崩壊点検出器への応用

- II. 高エネルギー実験へ向けた崩壊点検出器
PIXORの開発

- III. 試作機PIXOR1の全体動作確認
– ゲインの測定
– ペDESTAL値、ノイズレベルの測定、S/N計算

SOIPIX(SOI PIXel検出器)

SOI基板の回路基板層をセンサー層として利用



SOIPIXの特徴

読み出し回路とセンサー層が一体化
→ **モノリシック検出器**
回路層とセンサー層のBOX層による絶縁
→ **SOI CMOS構造**

メリット

- 物質量が少なく、多重散乱が小さい
- 寄生容量が小さいので、ノイズを小さくできる
- バンプボンディングがないので、高い位置分解能が得られる (~10 μ m)
- etc..

SOIPIXの崩壊点検出器への応用

要求性能	SOIPIXとの相性
高い位置分解能	○ SOI CMOSの導入: 有感面積を細かく区切れる(<u>10μm</u>)
低い占有率	○ 空間的: ピクセルサイズの縮小化が可能 時間的: Chip-On-Sensor による、各ピクセル同時読み出しが可能 -> <u>0.1%以下</u>
低物質質量	○ センサーの薄型化が可能(<u>センサー厚 100 or 50μm</u>)
高速読み出し	○ 複雑なデジタル回路を搭載でき、Hit情報のみを読み出せる(Intelligent)
放射線耐性	△ SEU(単発現象)には強いが、TID(積算線量)に対しては不十分 → 対策が可能 (<u>>10Mrad</u>)

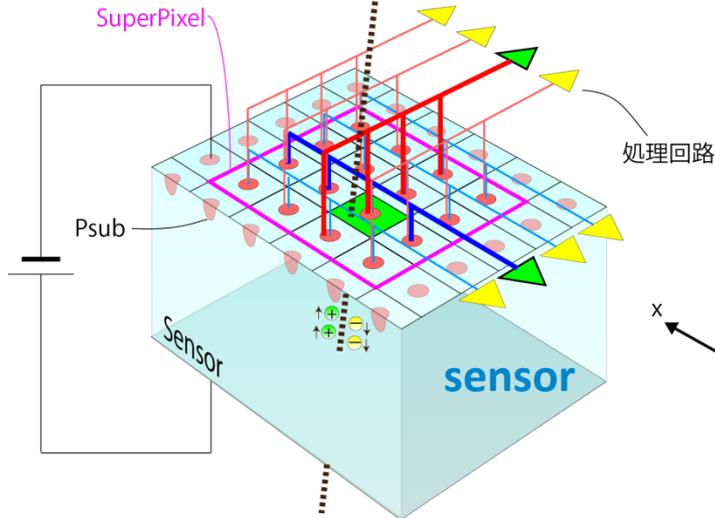


(Belle II へ向けてのパラメータ: 目標)

Belle IIなどの次世代高エネルギー加速器実験において有望

PIXOR(PIXel OR)の開発

● PIXORとは



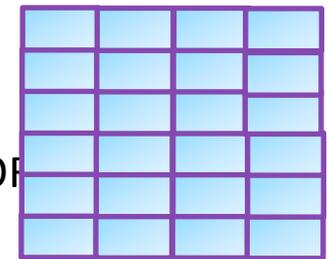
各ピクセルからのHit信号を
X,Yの二方向に分離

Super Pixel



~3.1cm

Super Pixelの各列ごとにOR
処理回路へ送る
(Pixel, Strip両方のメリットが得られる)



~2.5cm

PIXORの読み出しChip

Super Pixel (n×nピクセルの集合体)

- ・ピクセル型に対するメリット
位置分解能が改善できる (回路面積の減少 処理回路数: $n^2 \rightarrow 2n$)
- ・ストリップに対するメリット
ゴースト発生、占有率の低下



要求性能に応じてOR数を変更が可能!
(位置分解能、回路面積、ゴーストヒットの低減、etc)

PIXORの特徴

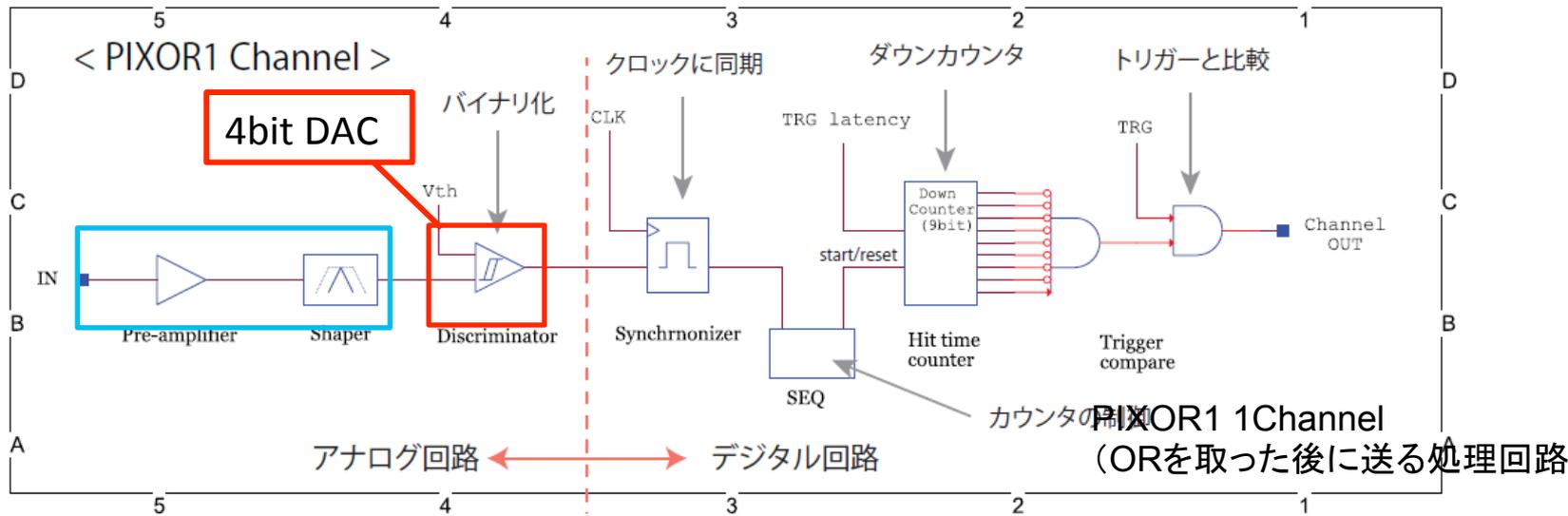
● PIXORのメリット

- PIXOR構造を用いることで位置分解能が改善する
 - 回路面積が小さくなるので、より小さなピクセルを導入できる
- バイナリヒット判定
 - 早期にHit情報を2値化し、大型のキャパシタが不要に
- バイナリカウンタによるトリガー待ち
 - トリガー時間をカウンタで管理し、回路面積の縮小

PIXOR1のパラメータ

Pixel Unit	$\phi : 25 \text{ z} : 40 (\mu\text{m})$
Pixel OR	16
Sampling rate	42.33MHz
Trigger Latency	5 (μs)
Point resolution	$\phi : 7.2 \text{ z} : 11.5 (\mu\text{m})$

PIXOR1の開発・試験状況



• これまでの成果：デジタル回路部の期待通りの動作確認

• 本講演内容

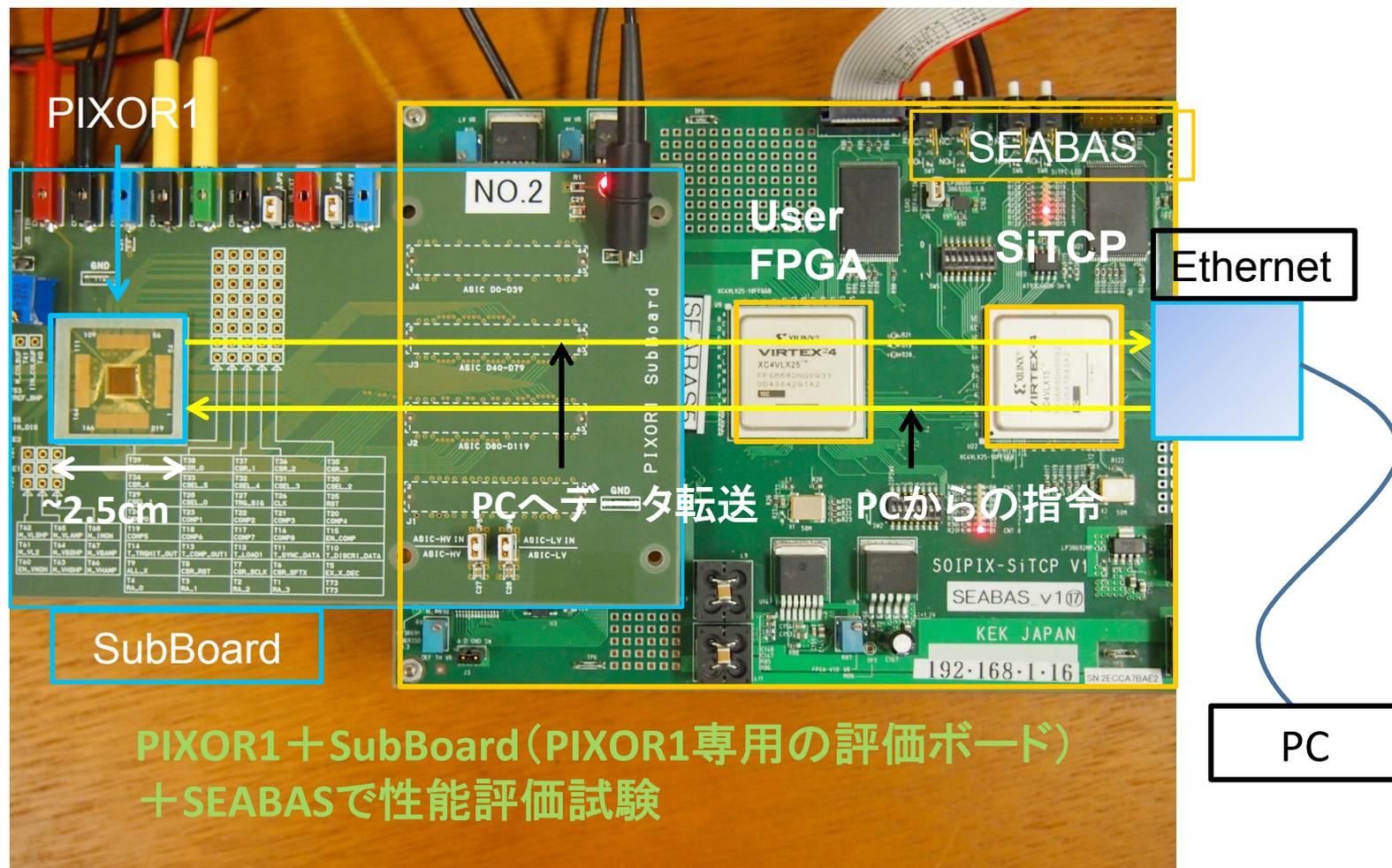
◆ Preamp + Shaperの出力確認

➢ PIXOR処理が正常に行われているか

◆ アナログ+デジタル回路における統合試験

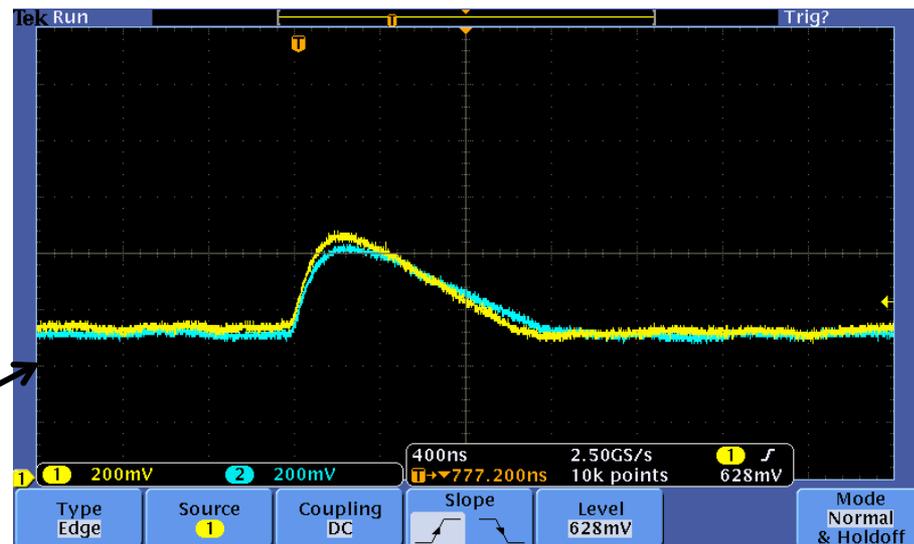
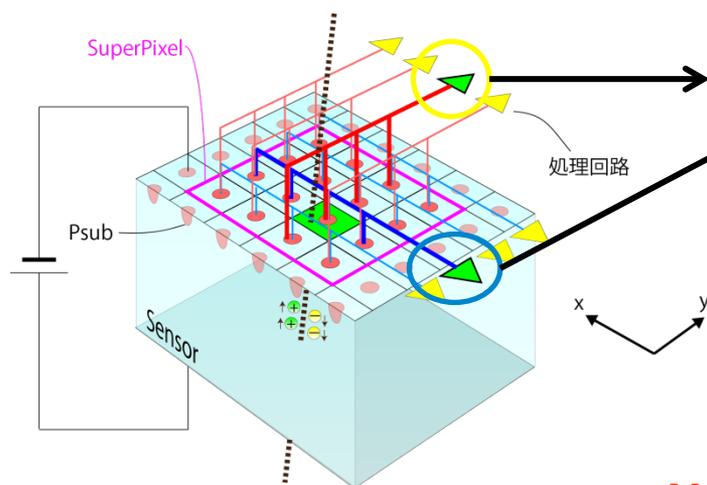
➢ 正常動作確認、Discriminatorの閾値電圧設定

PIXOR1の試験ボード



① PIXOR処理

- PIXOR処理後のpre-amp+Shaper出力を観測
 - X, Y方向で同じ波形を出力する必要がある
(使用線源: Cd-109)



X, Y方向において同じ波形を観測

OK!

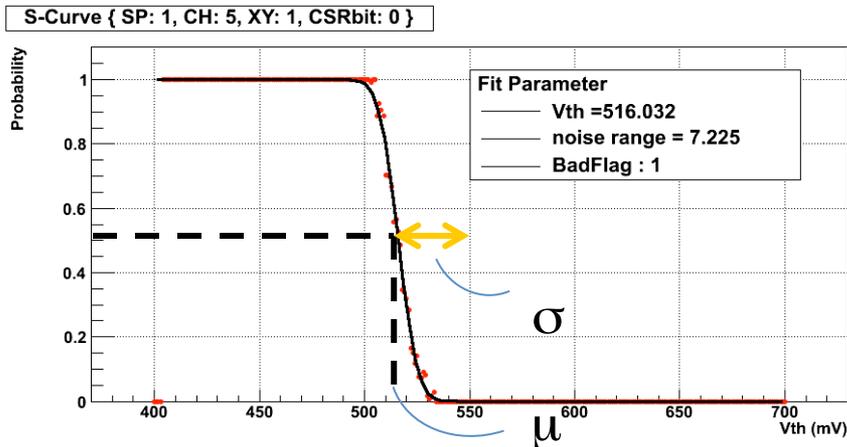
Discriminator閾値設定試験

◆ 目的: PIXOR1のDiscriminatorの閾値をノイズレベルの十分上に設定する

測定の流れ



➤ S-Curveにより閾値電圧決定



• S-Curveとは？

ディスクリにアナログ信号を入力し、
閾値を変化させその検出効率をプ
ロットしたもの

➤ 相補誤差関数による
フィッティングで、

• 中心値 μ

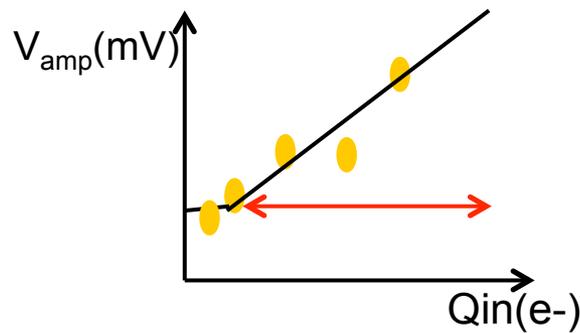
• 幅 σ

が求まる

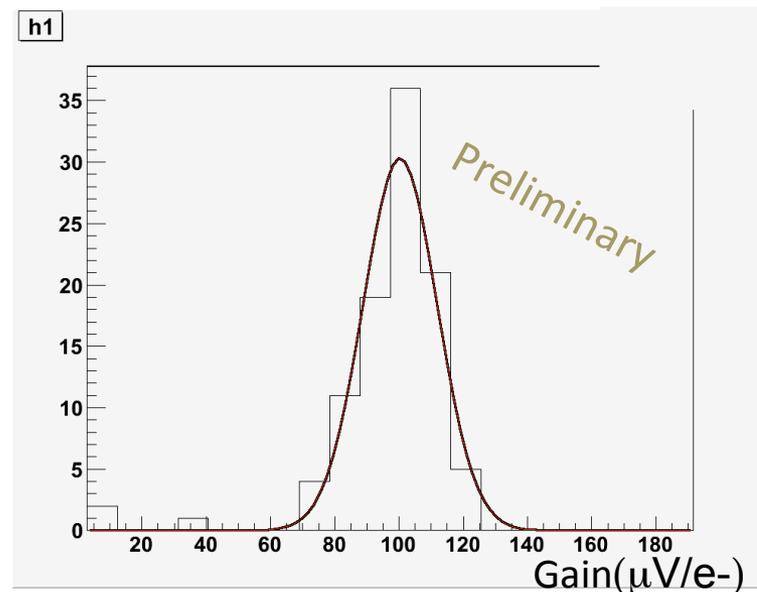
②ゲイン測定

◆測定の手順

- I. 複数の入力電荷に対応するTest Pulseを送り、S-CurveによるFit
➤ V_{amp} を得る
- II. チャンネルごとに Q_{in} に対する V_{amp} の変化をFit
- III. 線形に増加している領域から、傾き = Gainを計算



$$Q_{in} = \{500e-, 1100e-, 1500e-, 2000e-, 2500e-\}$$



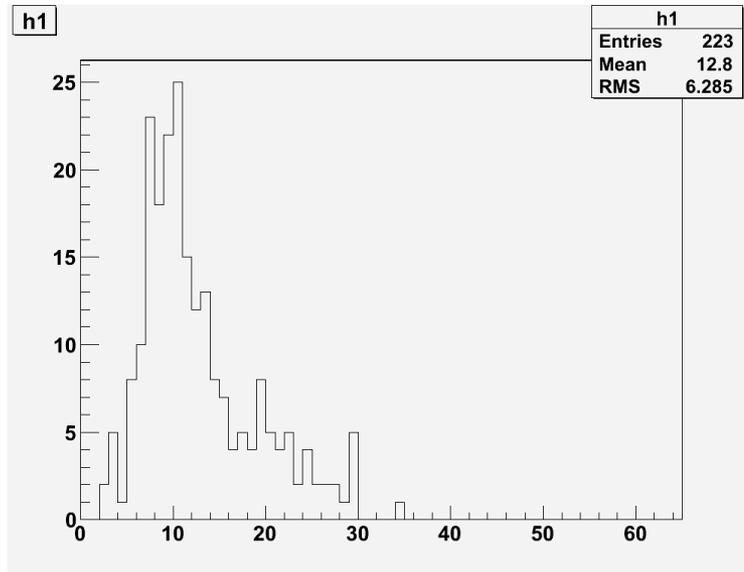
◆測定結果

$$\text{Gain} = 100.333(\mu V/e^-)$$

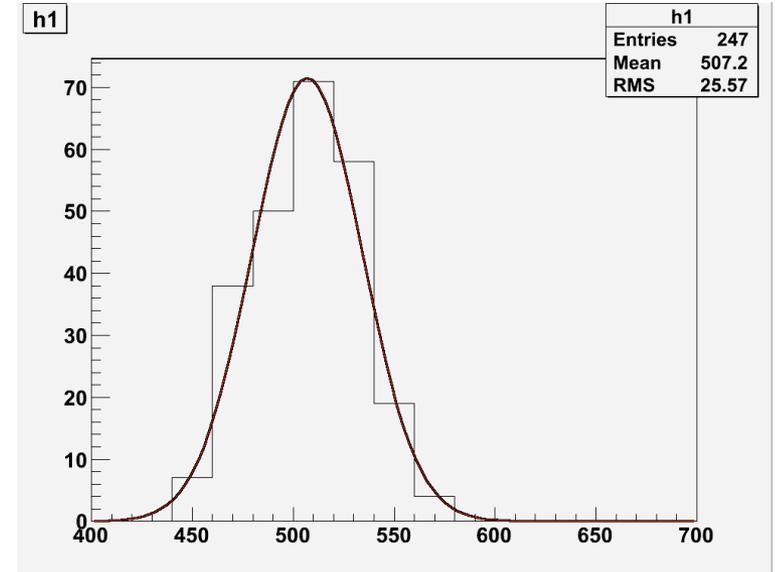
➤ 設計値では**130($\mu V/e^-$)**

③ペDESTALとノイズレベル測定

■ ノイズレベル分布(Qin = 0)



■ ペDESTAL分布(Qin = 0)



■ S/N

- MIP 4000e-, Gain 100($\mu\text{V}/e^-$)を仮定
 $S = 4000 * 100 \sim 400(\text{mV})$, $N \sim 13(\text{mV})$ (実測値)
よって、 $S/N = 400/13 \sim 31$

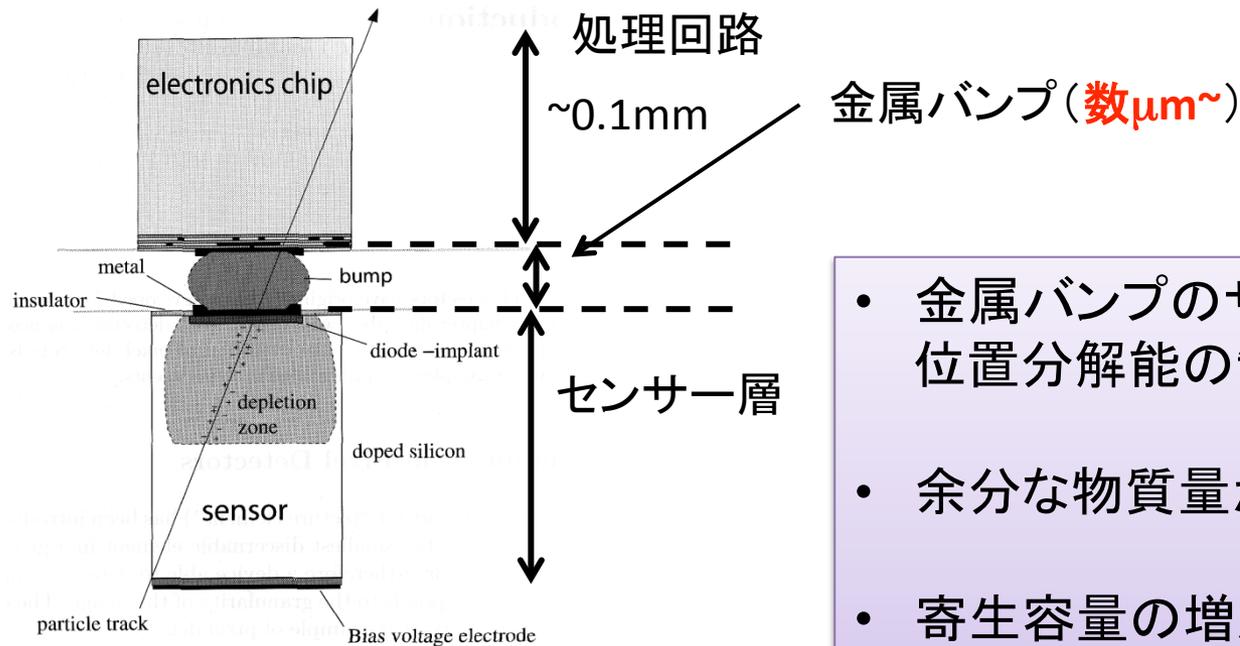
まとめと予定

- SOI技術を用いたPIXORを次世代の高エネルギー実験における崩壊点検出器のために開発
- PIXOR1の全体動作確認試験を行った
 - 達成事項: PIXOR処理、デジタル+アナログ回路の一連動作確認
ゲイン測定($\sim 100\text{mv}$)、簡易的なS/N計算(~ 31)
- ◆ 予定
 - 閾値電圧設定後、Cd-109を用いたクラスターサイズの測定
 - PIXOR1を元にヒットしたチャンネルのアドレスを読み出すArbiter等、IntelligentなDigital回路を搭載したPIXOR2の性能評価を行う(10月～)
- 第3日(9月13日)にPIXORを考案した小野さん(東北大 D1)の講演があります

Back Up

ハイブリッド型検出器

- センサー層と処理回路を個別に作り、金属バンプにより接合



- 金属バンプのサイズによる位置分解能の制限
- 余分な物質が多い
- 寄生容量の増加による処理スピードの低下

PIXOR1デジタル回路

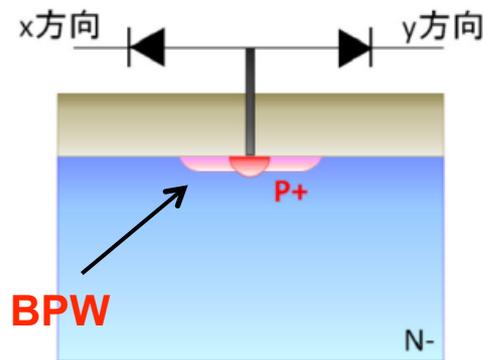
- Synchronizer
 - 入力信号を動作CLKに同期させ、1CLKに整形する
- SEQ(Sequencer)
 - カウンタの使用状況を判断し、Hit信号をカウンタへ送る
- Hit Time Counter
 - トリガー時間Hit情報を格納し、カウンタの値が9'b1でEnable信号を生成し、外部TRGとの一致でHitと認識

PIXOR処理

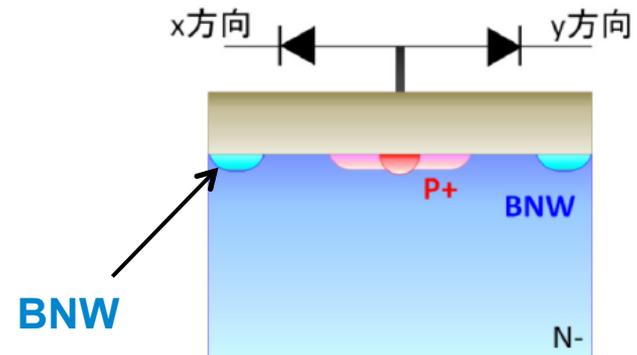
■ 2-diode構造

- 二つのダイオードにより、センサーからの信号を均等に二方向へ分ける

2-diodeA



2-diodeB

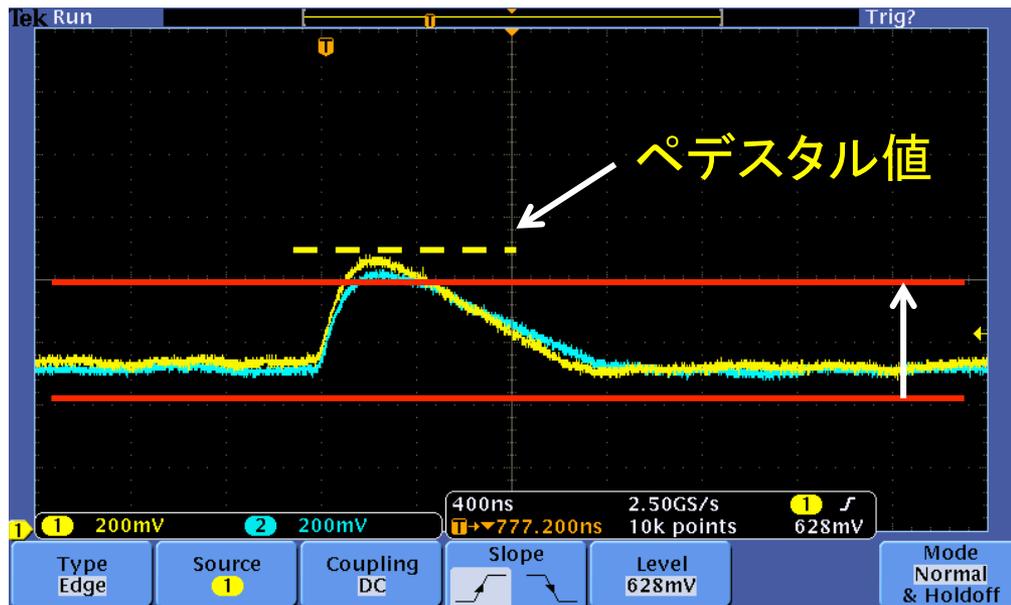


BPW, BNW:
電荷収集速度を上げるための
濃いP型、N型半導体

S-Curveによる測定

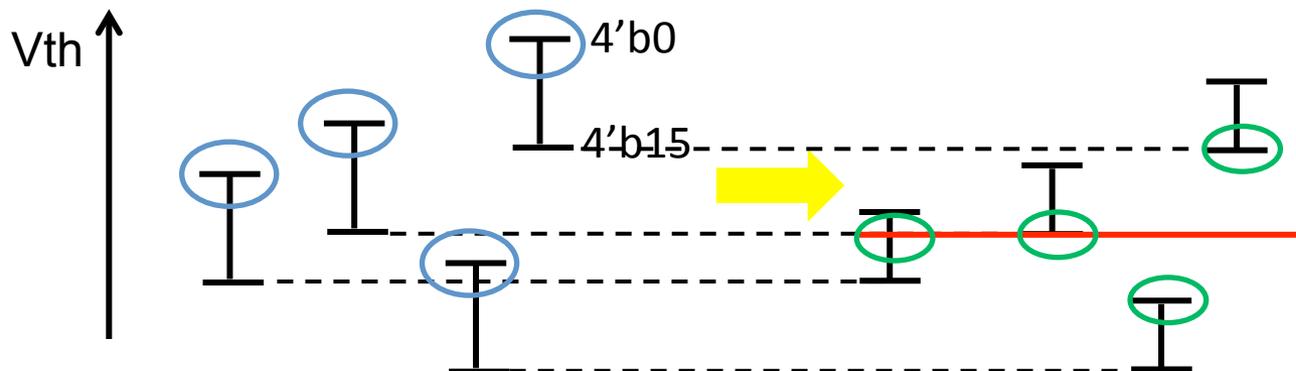
■ S-Curveによるフィッティング

- V_{th} をShaper出力のbaseline付近から振幅が最大となる値まで変化させ、その最大値となる点を測定(ペDESTAL値)



補正用DACを用いた閾値調整

- 各チャネルの閾値を揃える



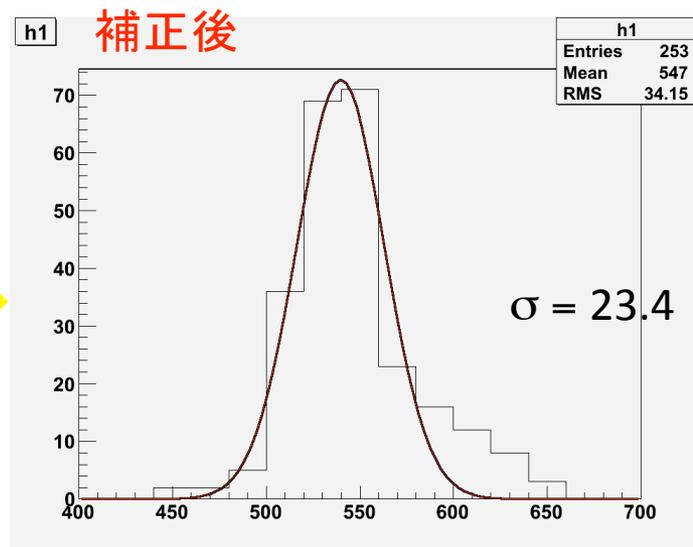
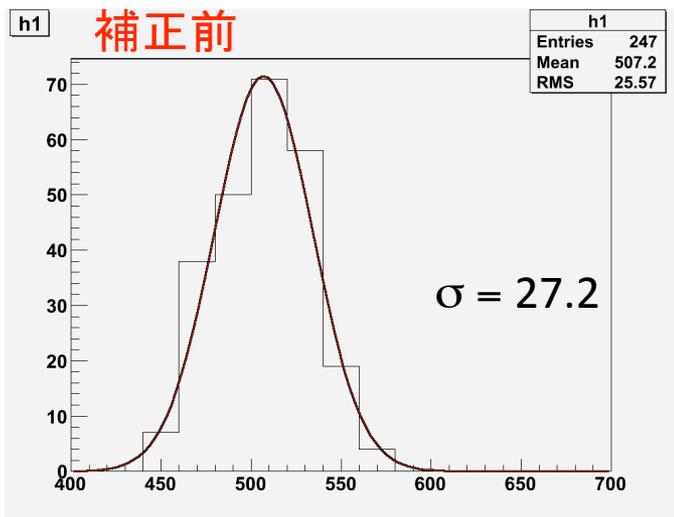
◆ 閾値調整の手順

- I. 補正bitの変化幅を調整し、変化幅を最小に
- II. 4'b0のmax, 4'b15のminの中間の値を揃える値にした
- III. 各チャネル、補正用DACを用いて上の値に調整

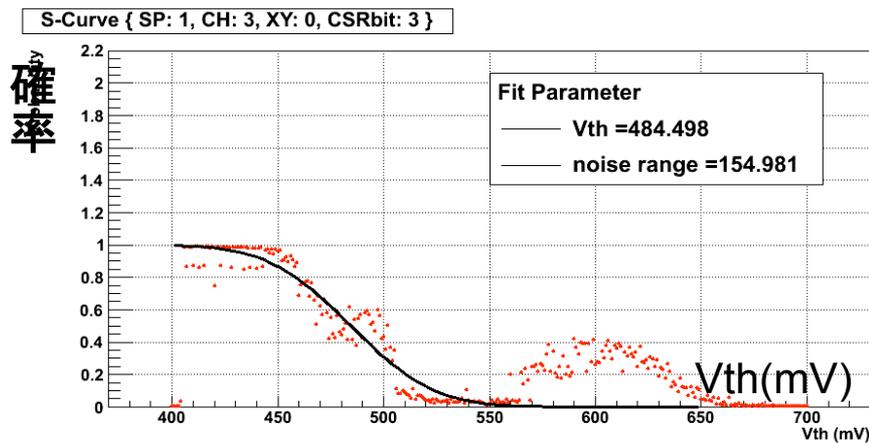
調整前に比べ、閾値の分布幅が小さくなった
→ちゃんと補正用DACを調整出来ている(スライド13の上の図)

③ DACを用いたDiscriminator閾値調整

- DACを用いた閾値調整



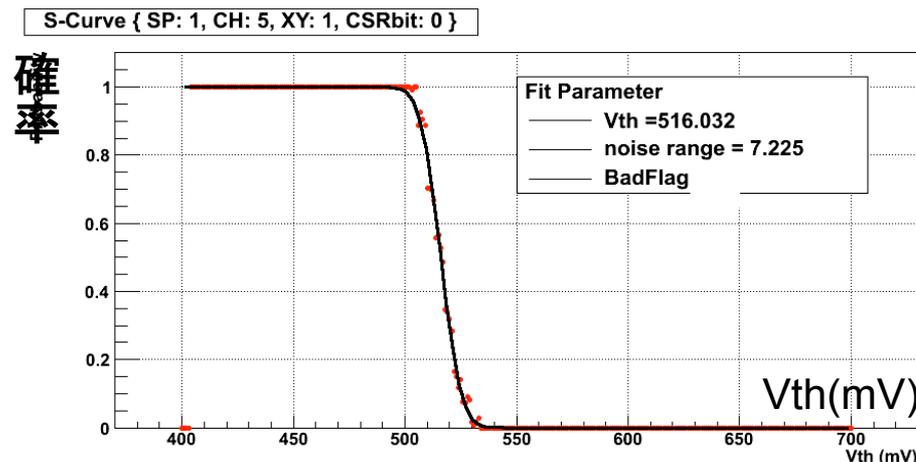
- Bad Channelの選別



* 正常なS-Curveの振舞いをしていないチャンネルはノイズレベル測定の対象外とした
→Bad Channel

③ DACを用いたDiscriminator閾値調整

• S-Curveによる測定

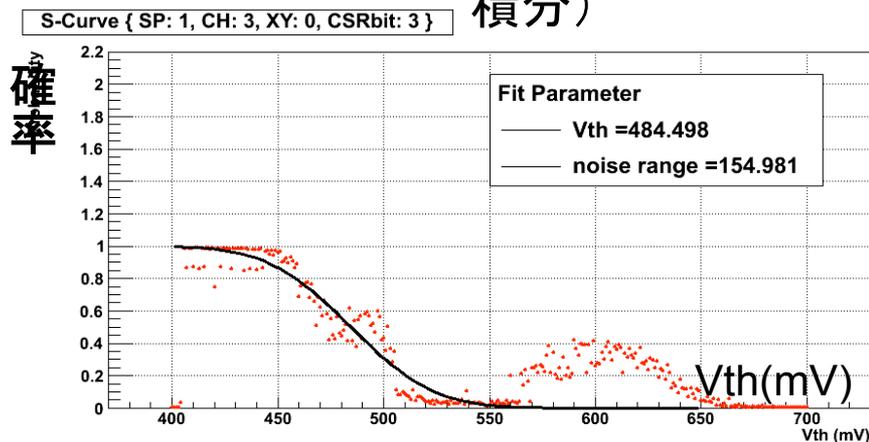


各チャンネルのペデスタルでノイズを拾う確率は1/2

→この時の電圧を各チャンネルでのペデスタルとする

➤ 相補誤差関数でフィットし、ペデスタル値+ノイズ値を決定

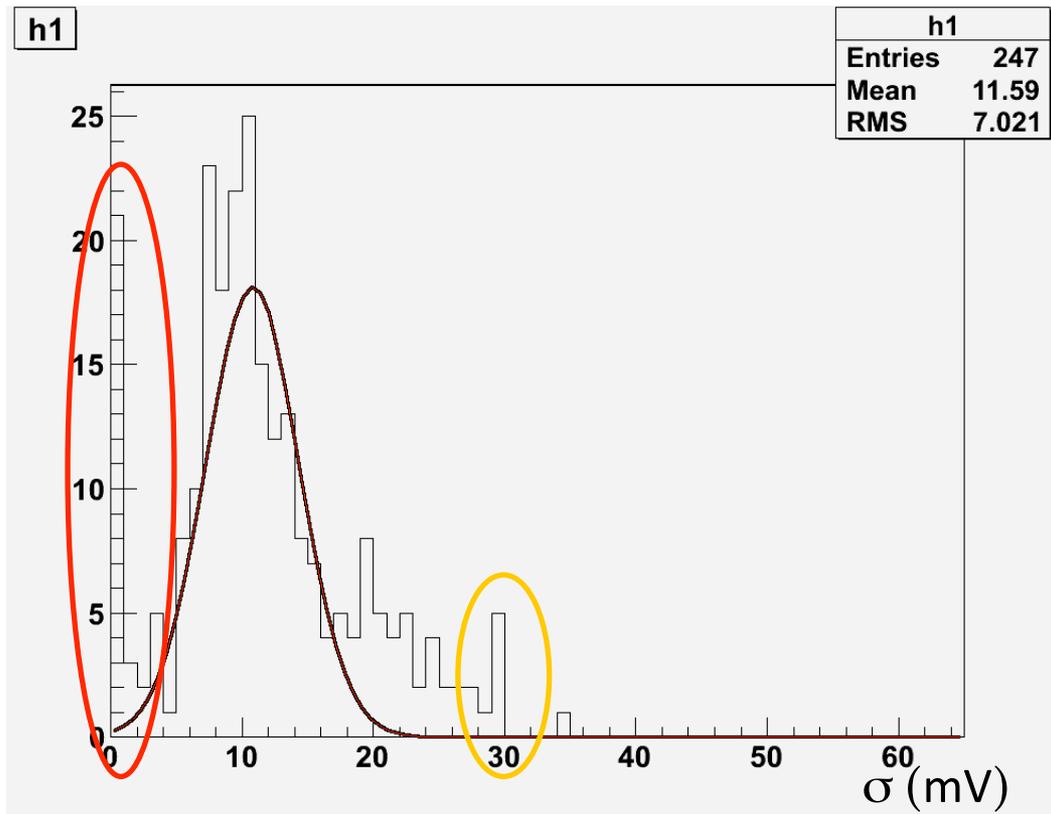
相補誤差関数 $\text{erfc}(x) = 2/\sqrt{\pi} \int_x^{\infty} e^{-t^2} dt$ (Gauss関数積分)



* 正常なS-Curveの振舞いをしていないチャンネルはノイズレベル測定の対象外とした
 →Bad Channel

ノイズレベルの分布

■ 入力電荷なしでのノイズレベルの分布

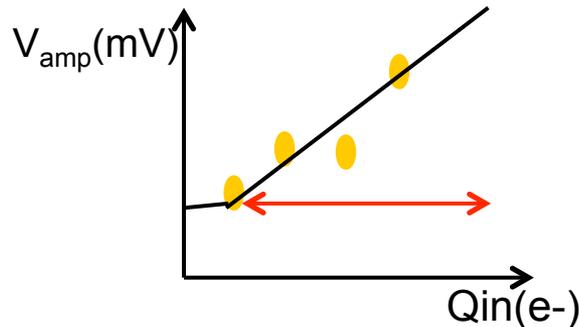


S-Curveの特徴

- ◆ 0mV付近
 - 階段関数でフィッティングされている
- ◆ 30mV付近
 - 確率1から緩やかに下がっている
 - ペDESTAL値付近でカウント数が増加

ゲインの測定

- 複数の入力電荷に対応するTest Pulseを入力
- それぞれをS-CurveによりFittingし、 V_{amp} を得る
 - 各チャンネルごとに Q_{in} に対する V_{amp} の変化をFitする



Q_{in} の増加に比例して V_{amp} は増加
→ $Gain = V_{amp}/Q_{in}$
増加部分の最小値をそのチャンネル
での Q_{in} とする

V_{amp} : shaper出力の振幅

各チャンネルでのGain, Q_{in} が求まった

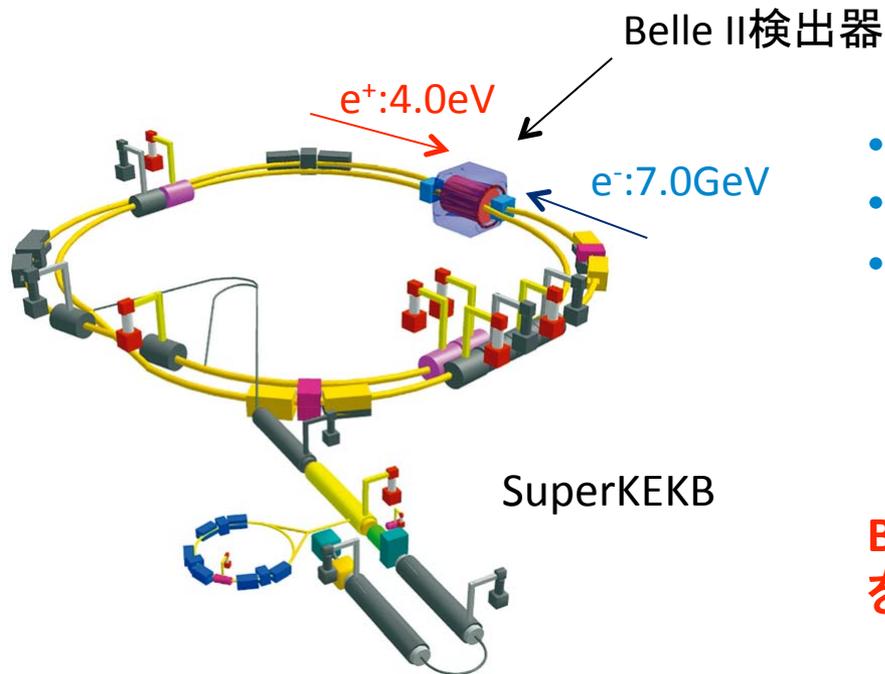
➤ ヒストグラムを作成し、

I. ノイズ分離のために(シグナルがノイズに埋もれない)入力すべき Q_{in}

II. 大面積TEGにおけるGain
が求まる

Belle II実験

- B中間子を多量に生成し稀崩壊を精度よく測定し、標準模型を超える物理の探索を行う



- 地下11m, 円周3kmの地下トンネル
- e^+ : 4.0GeV, e^- : 7.0GeV
- 1秒間に800個のB中間子ペアを生成(→Belle実験の40倍!)

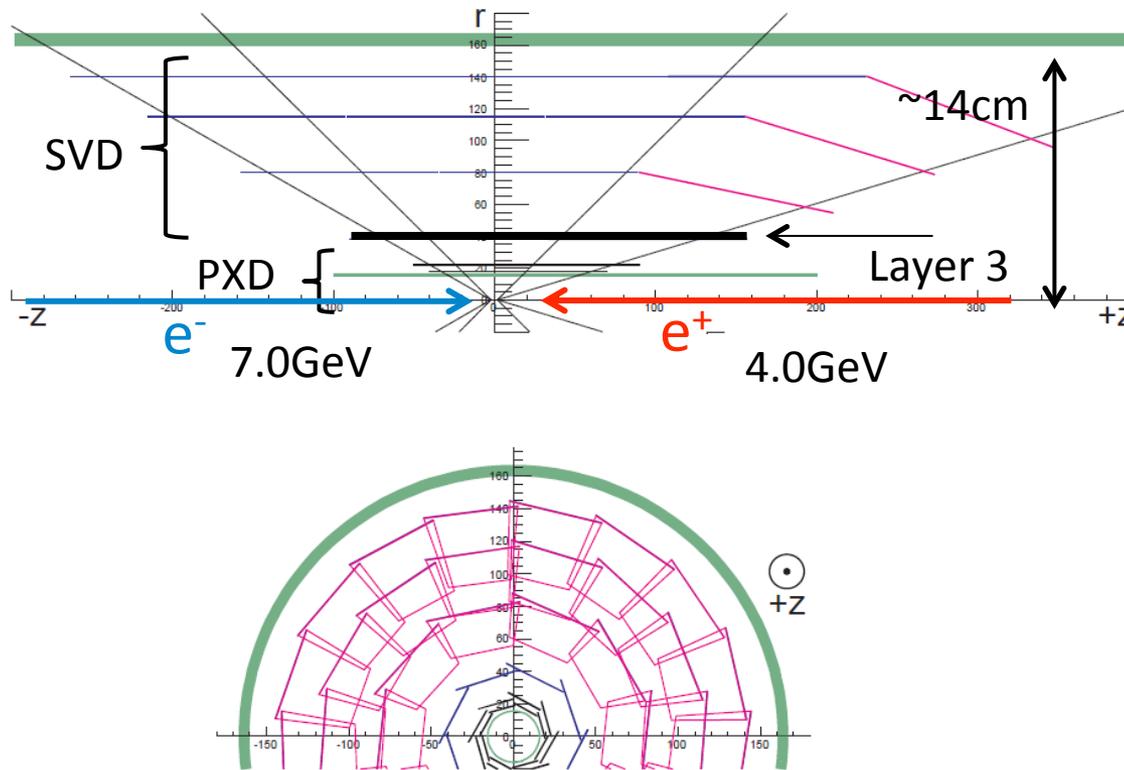
Belle 実験の約10年分のデータ量をわずか3か月で収集できる

現在、アップグレード中 → 2015年実験開始予定

Belle II 実験への導入

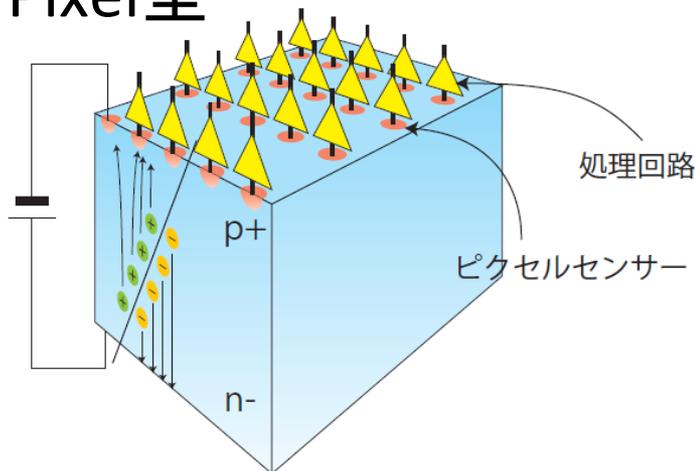
- PIXORをBelle II検出器のSVD最内層(Layer3:r~38mm)へインストール

Belle II SVDのジオメトリ



Pixel型とStrip型

- Pixel型



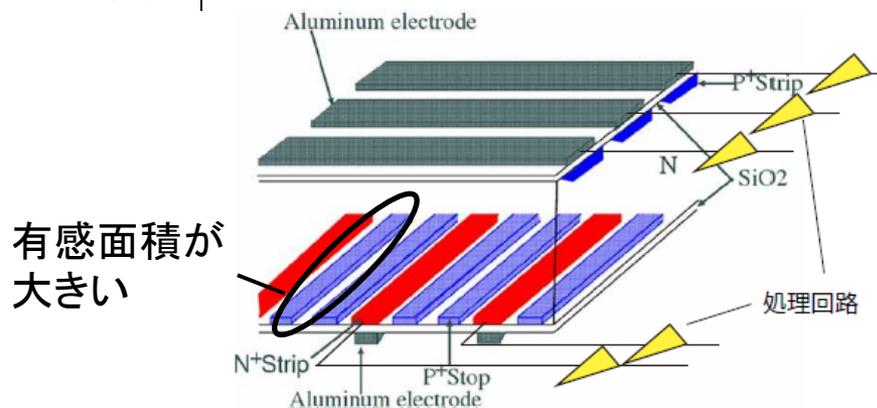
メリット

- ・占有率 (Hitピクセル数/全ピクセル数) が小さい
- ・ゴースト発生なし

デメリット

- ・位置分解能に制限
- ・読み出しに時間がかかる (Offセンサー)

- Strip型



メリット

- ・読み出し時間が短い
- ・位置分解能が小さい

デメリット

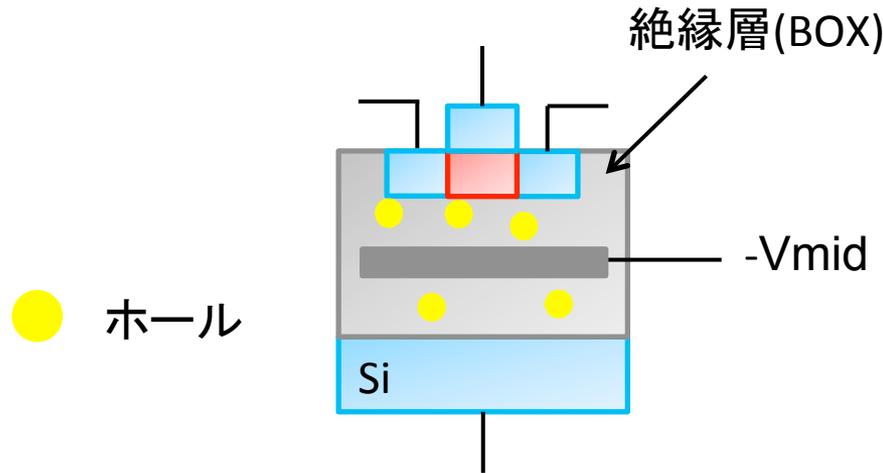
- ・占有率大きい
- ・ゴーストの発生

DSSD

2層SOIによる放射線対策

- 2層SOI構造

- 長期的な放射線の蓄積により生じるトランジスタの閾値変動を解決する



蓄積したホールによりトランジスタ
下面に電子が誘起
-> 閾値電圧が負方向にシフト



絶縁層にSi層を導入し、負電圧を
印加することでホールを相殺

今回の測定における成果

■ 達成事項

- I. PIXOR処理後の波形を確認
- II. Test Pulseによるアナログ＋デジタル回路の正常動作確認
- III. DACを用いたDiscriminator閾値電圧調整確認

■ 未達成事項

Cd-109を用いたHitデータ習得

➤ ~9月に行います