

ILC-FPCCDバーテックス検出器 のための 読み出し回路の開発

東北大理 板垣憲之輔

他 ILC-FPCCDバーテックス・グループ

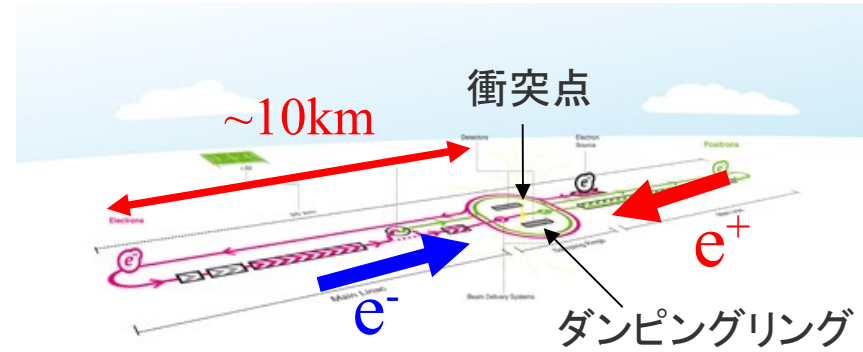
内容

- 国際線形加速器 (ILC)
- バーテックス検出器
- FPCCD
- 読み出し回路
- まとめ・今後

国際線形加速器(ILC)

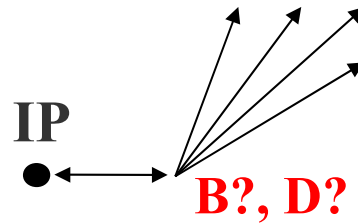
次世代の電子・陽電子加速器

- 全長 30km
- 重心系エネルギー: 500GeV
(1TeVにアップグレード)



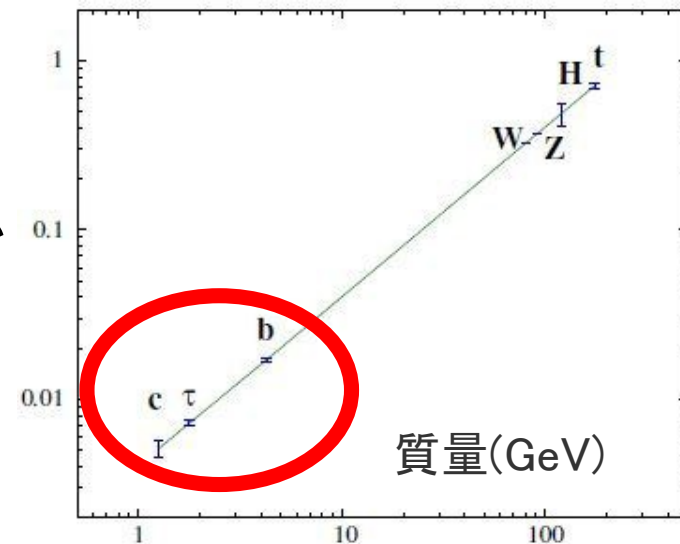
バーテックス検出器

- Higgs機構の検証
 - 質量とヒッグス結合の線形性の確認



- 優れた粒子識別能力が必要
- ➔ $\sigma_{IP} = 5 \oplus 10 / (p \beta \sin^{3/2} \theta)$ (um)

質量 対 ヒッグスカップリング



バーテックス検出器

ILCの特徴

- ビーム

→ トレイン間に読み出すと簡単

- バックグラウンド

→ ILCではビーム衝突時に大量の電子・陽電子ペアが生成

→ 標準的ピクセル検出器 (25um × 25um) では
ピクセル占有率 > 10%

1トレイン (~1ms)



バーテックス検出器

- ピクセル占有率を**1%**以下に抑えたい

→ トレイン中に**何回か**読み出す 又は ピクセルを**細かく**する

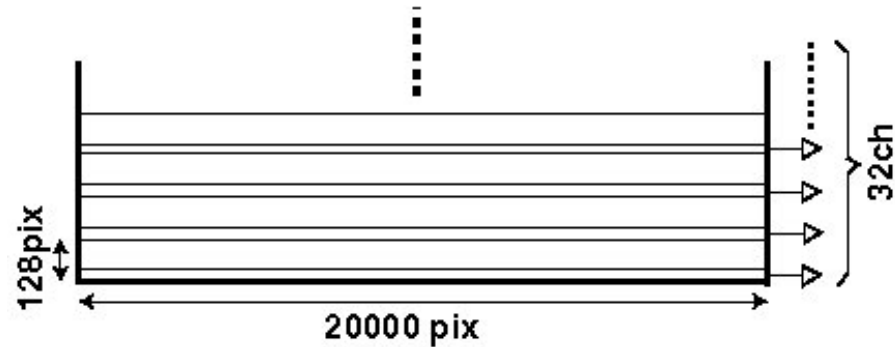
→ ピクセルを細かくすることを選択 ⇒ **Fine Pixel CCD**

Fine Pixel CCD (FPCCD)

FPCCD

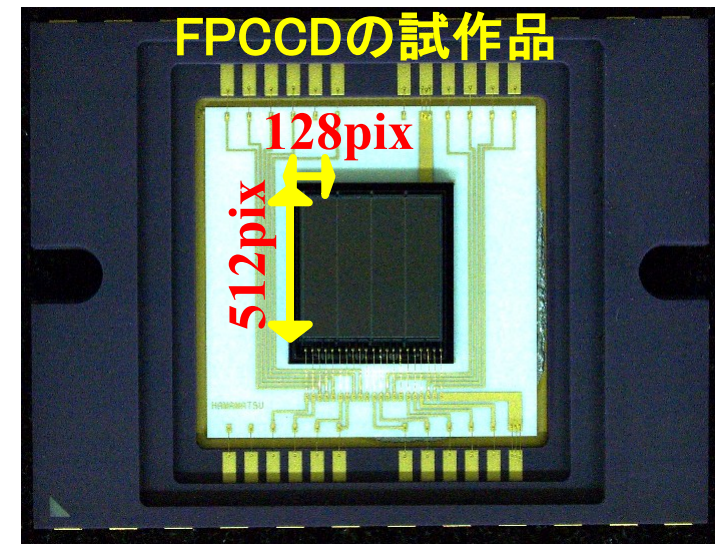
- ピクセル・サイズ : $5\mu\text{m} \times 5\mu\text{m}$
- 有感領域の厚み : $15\mu\text{m}$
- 総チャンネル数 : $\sim 6,000\text{ch}$
 - $\sim 20,000 \times 128 \text{ pix/ch}$

ILC-FPCCDラダーの構造



技術確立のための**試作品**が完成

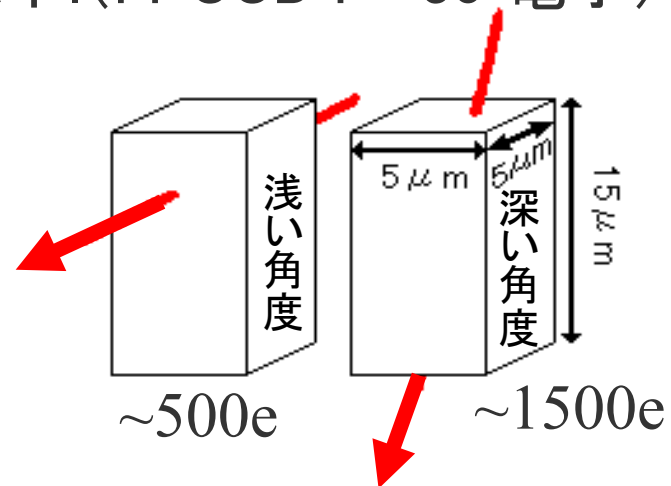
- ピクセル・サイズ : $12\mu\text{m} \times 12\mu\text{m}$
- 有感領域の厚み : $15\mu\text{m}$, $24\mu\text{m}$
- 読み出しチャンネル数 : 4ch
 - $512 \times 128 \text{ pix/ch}$



➔ 専用の読み出し回路を開発

読み出し回路への要請と解決策

- 読み出し速度 : 10Mpix / sec 以上
 - $20000 \times 128\text{pixel} / 200\text{ms}$
 - 変換速度 : 5 MHz × 2
 - ノイズレベル : 30 電子以下
 - 浅い角度の粒子 ⇒ 500電子程度の信号
 - ノイズは全体で 50 電子以下.(FPCCD : ~30 電子)
- 測定結果を後述



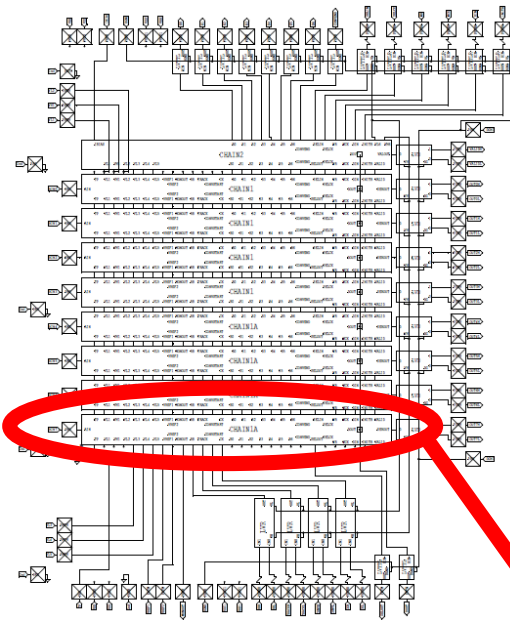
読み出し回路への要請と解決策

- ・消費電力：6mW/ch 以下
 - バーテックス検出器全体での消費電力：100W 以下.
 - 100W/6000ch - 10mW/ch (FPCCD)
 - **電荷再分配型ADC** を採用することで実現

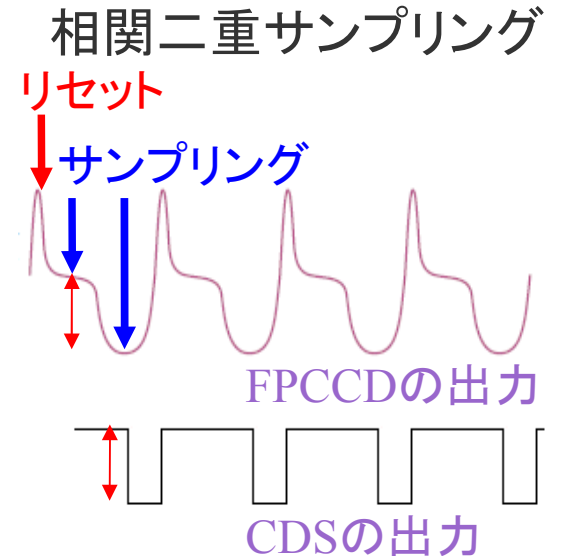
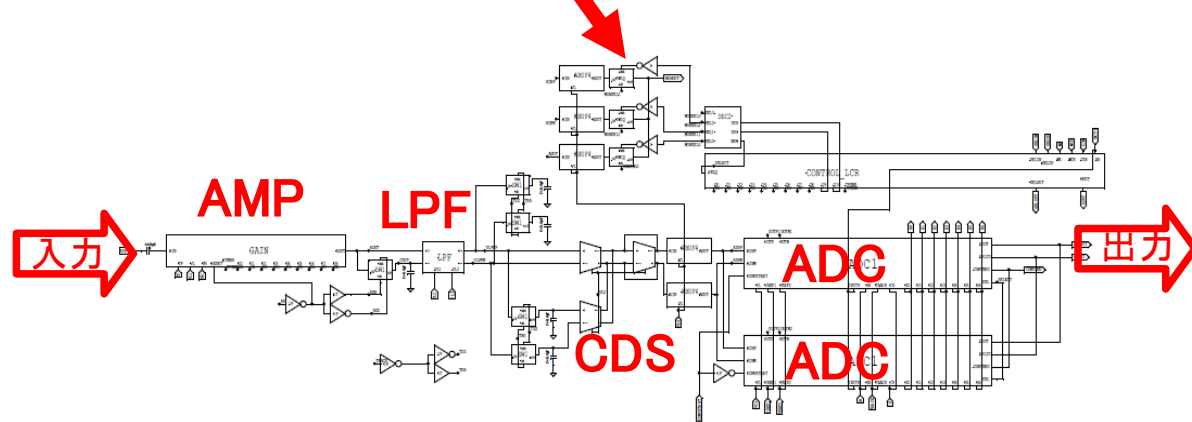


- ・入力電圧と基準電圧をコンデンサを介して比較
 - 抵抗による電力消費が発生しない
 - 低消費電力 (<10uW/ch)

読み出し回路のデザイン



- 増幅器
- ローパスフィルター (LPF)
- 相関二重サンプリング (CDS)
 - ピクセルの電荷情報を取り出す
- 電荷再分配型ADC × 2
 - シリアルで出力



試作読み出し回路

- 読み出し回路の試作品が完成した

0.35umTSMCプロセス

サイズ : 2.85 mm x 2.85 mm

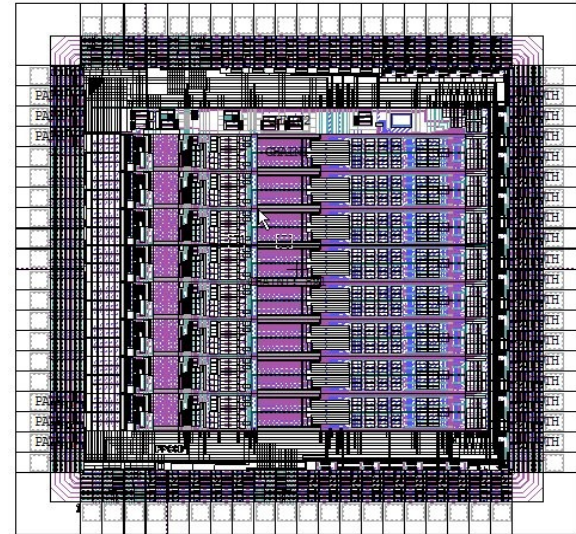
パッド数 : 80

チャンネル数 : 8

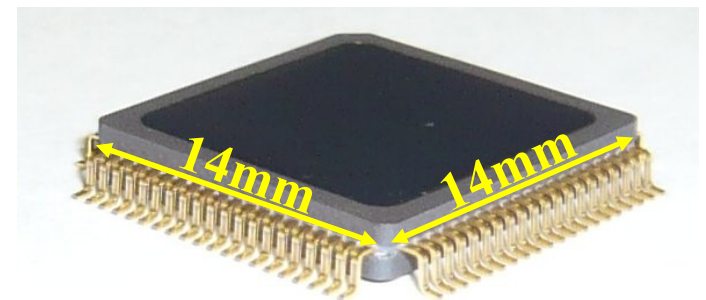
データ幅 : 6 ビット + サインビット

2008年1月完成

レイアウト



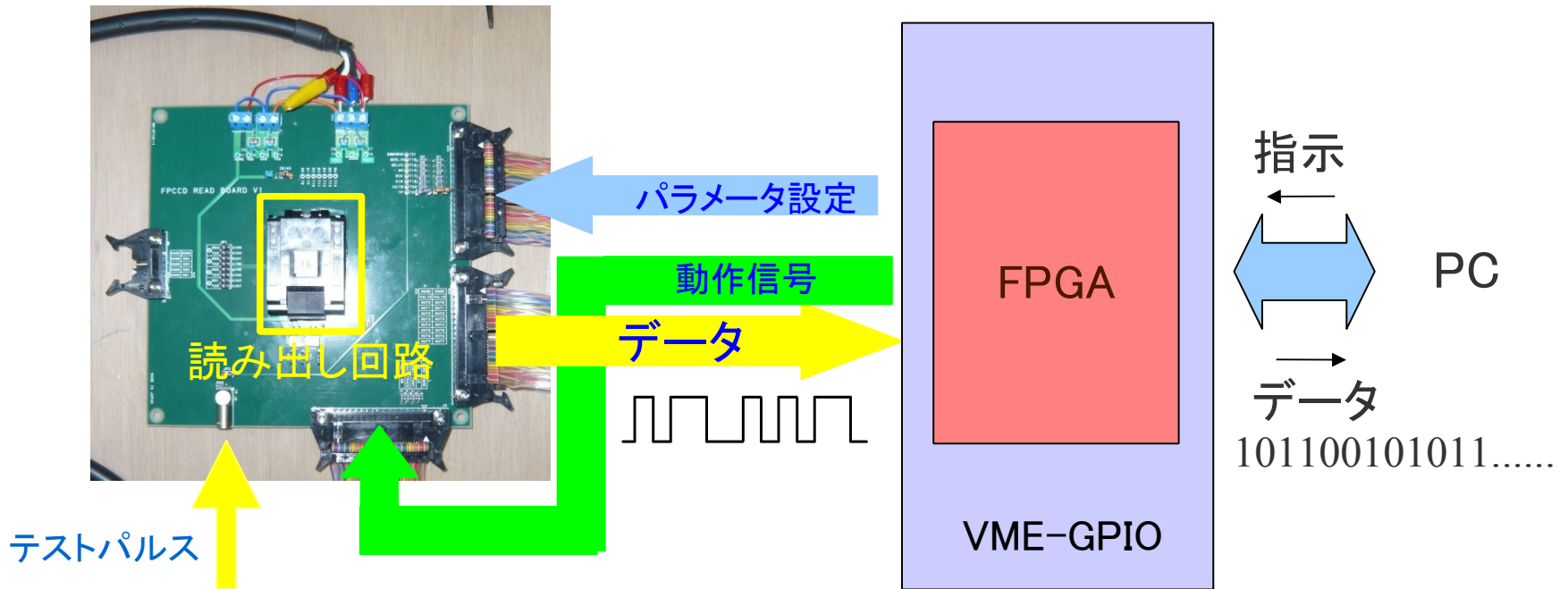
→ 試作品の動作確認を行った



試験システム

- GPIOモジュールで回路の制御とADCデータの取得を行う
 - KEK-VME 6Uモジュール
 - FPGAに読み込みのロジックを作成
 - FPGAでADC出力を解析
- ➔ PCへ送信

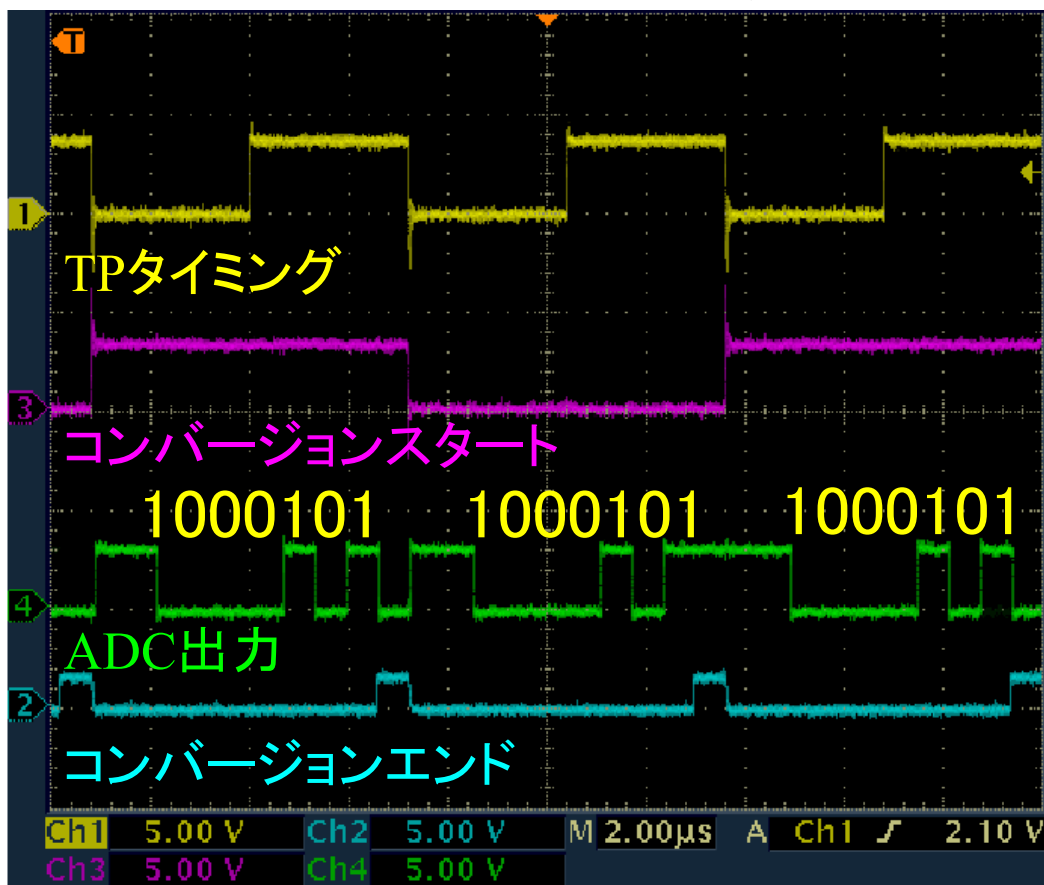
試験基盤



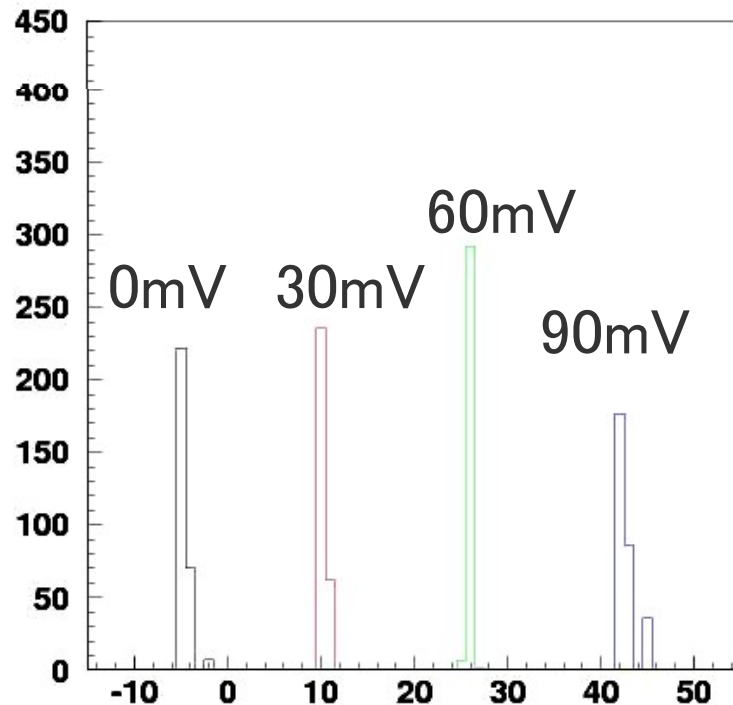
読み出し回路の動作確認

動作確認のために、ADC出力を見た。

- ADCの変換速度 ~10kHz



各入力電圧でのADC出力



入力電圧~5mV

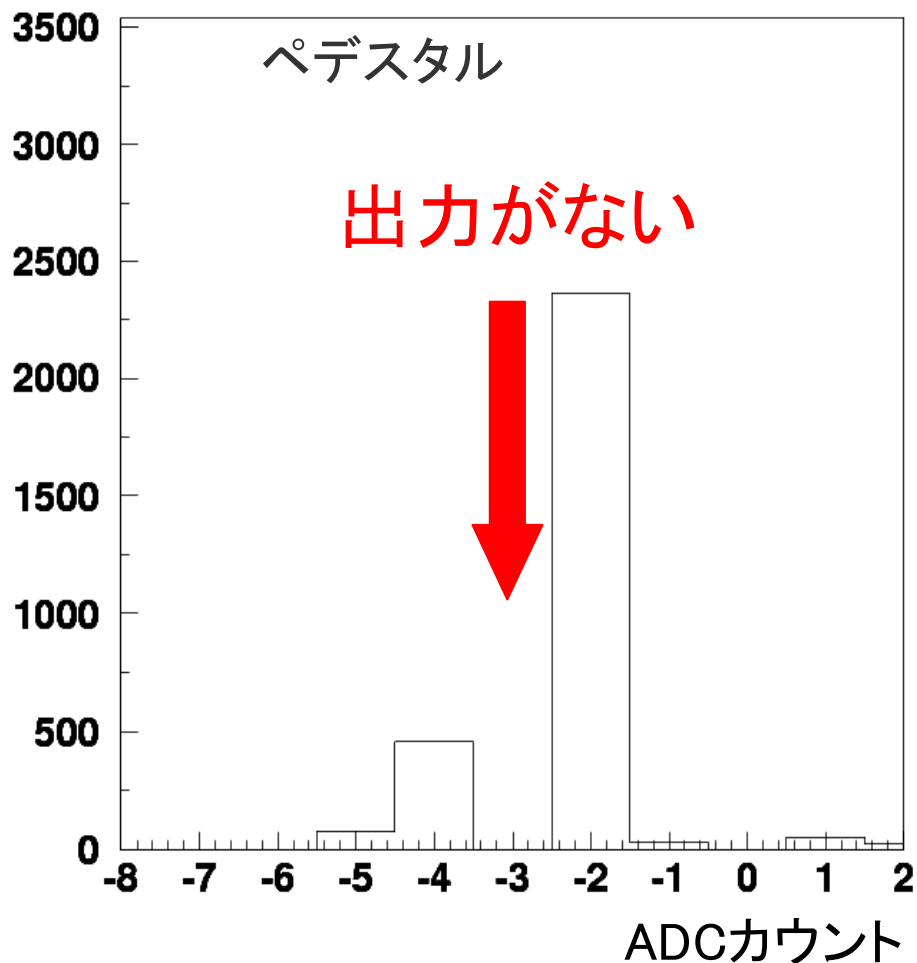
読み出し回路の全機能は動作している

⇒ 性能を調べた

入力電圧(mV)

ペDESTALでのADC分布

ADC分布



- 出力しない値があるため分布が広がっている

→ 原因究明は今後の課題

ノイズ

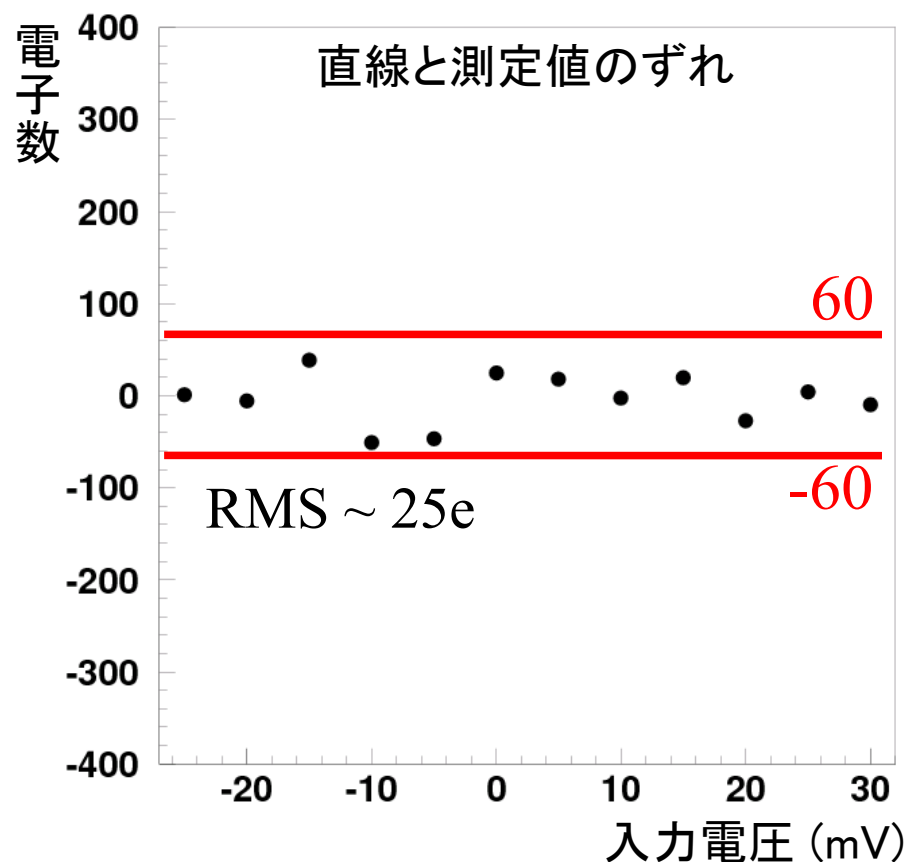
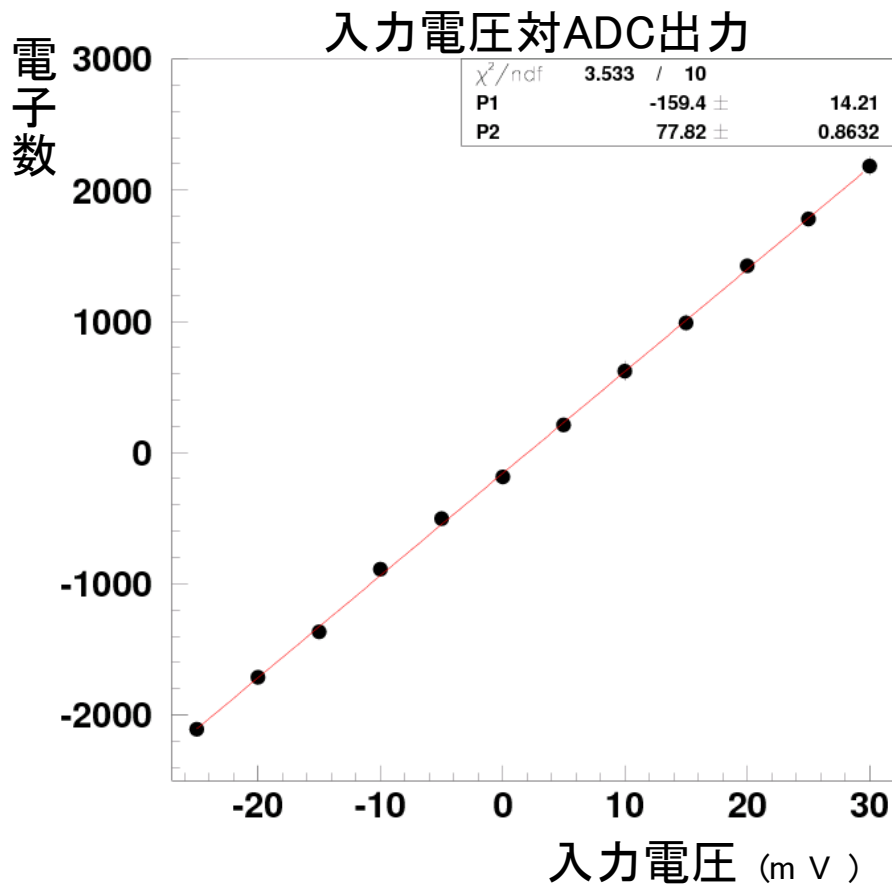
- RMS ~ 1.0 (ADC count)
- 1ADC count ~ 0.2 mV (センサー入力での電圧)
- FPCCD : $5\mu\text{V}/e$

→ ノイズレベル $\sim 40e$
(要求性能 : $< 30e$)

→ 概ね許容範囲の性能といえる

入力電圧 対 ADC出力

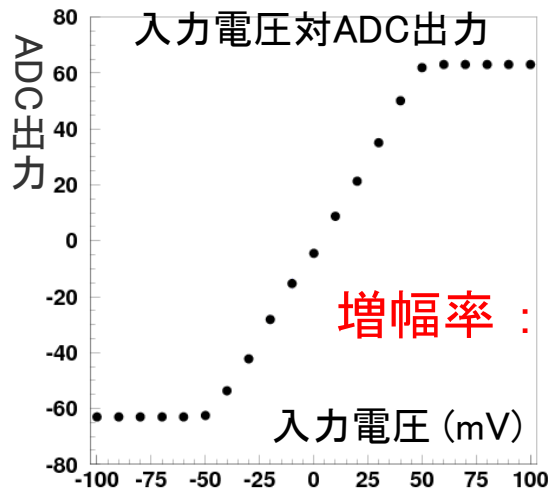
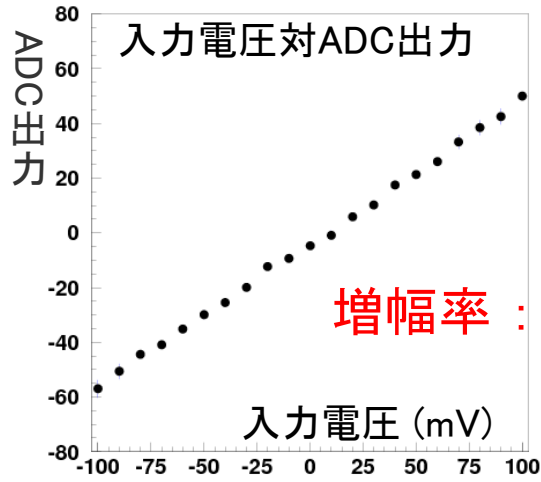
- 入力電圧対ADC出力を直線でフィットして、測定値との差を調べた。



直線からのずれ $< \pm 60e$ (出力がない値の影響)
(RMS ~ 25e)

増幅率とADC出力の相関

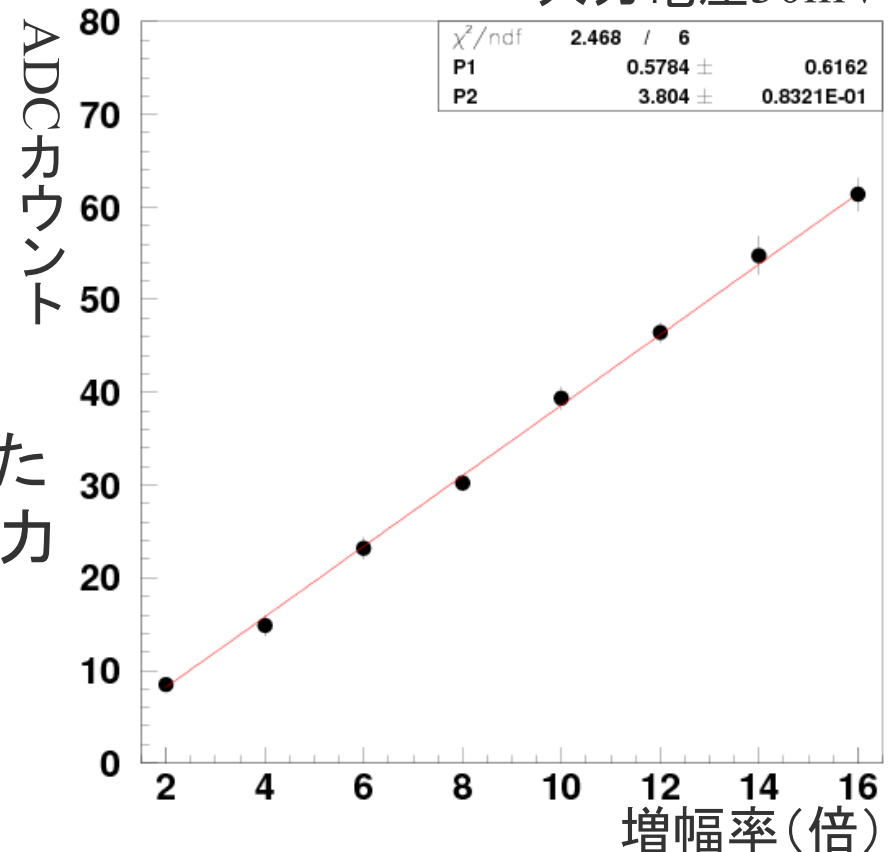
- 増幅率を変更して入力電圧と出力の相関を見た



増幅率を変えたときのADC出力の変化を見た

増幅率 対 ADC出力

入力電圧30mV

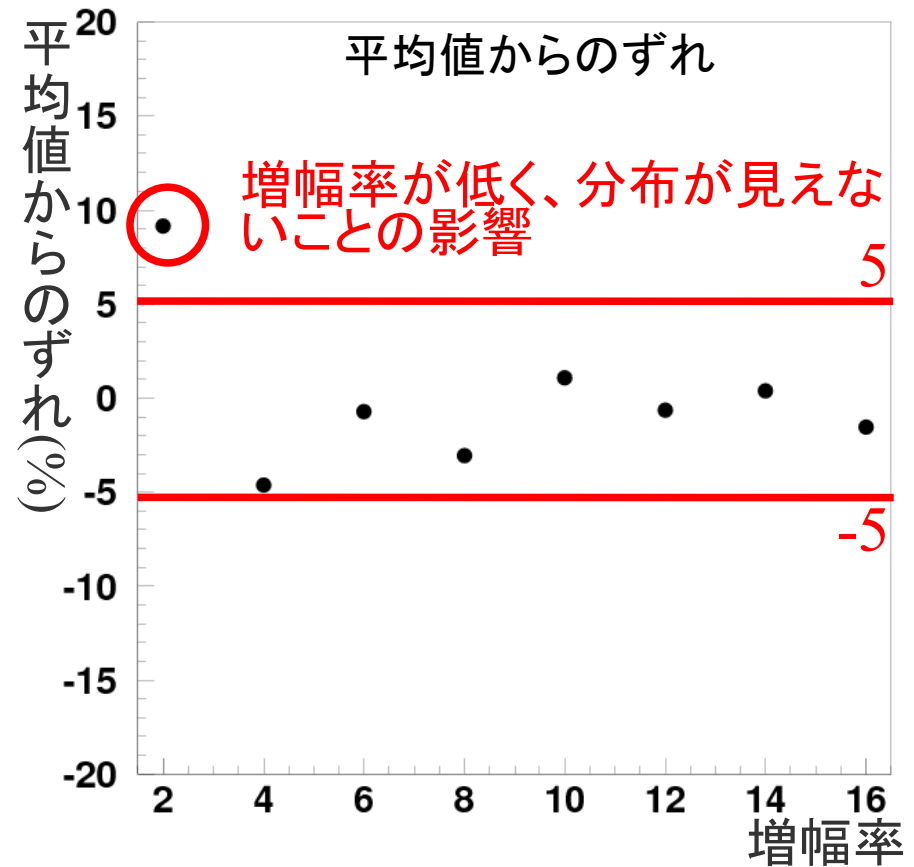


増幅率設定の精度

- 各増幅率について入力電圧一定
- 各増幅率での出力から入力電子数を見積もると同じ値になるはず
- 平均値との差を確認



- 増幅率設定の精度 : $\pm 5\%$ 以内



まとめ

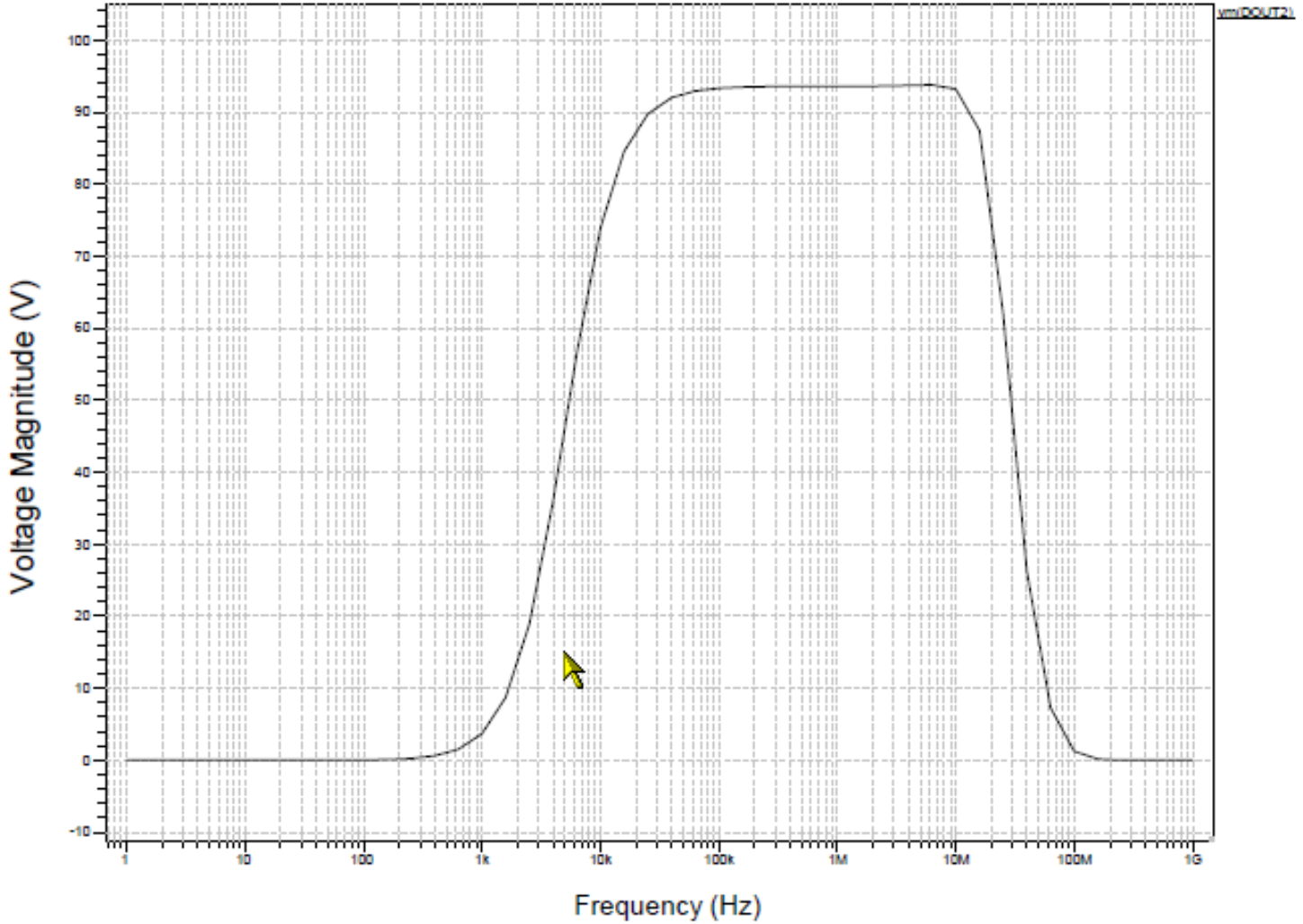
- ILC-FPCCDバーテックス検出器のための読み出し回路の開発を行っている
 - 試作品が2008年1月に完成
- 試作品の性能を評価した
 - ノイズレベル： $\sim 40e$
 - 入力電圧に対するADC出力の線形性： $\pm 60e$ (RMS $\sim 26e$)
 - 増幅率設定の精度： $\pm 5\%$
 - 課題：ADCが一部の値を出力しないことの原因究明

今後の予定

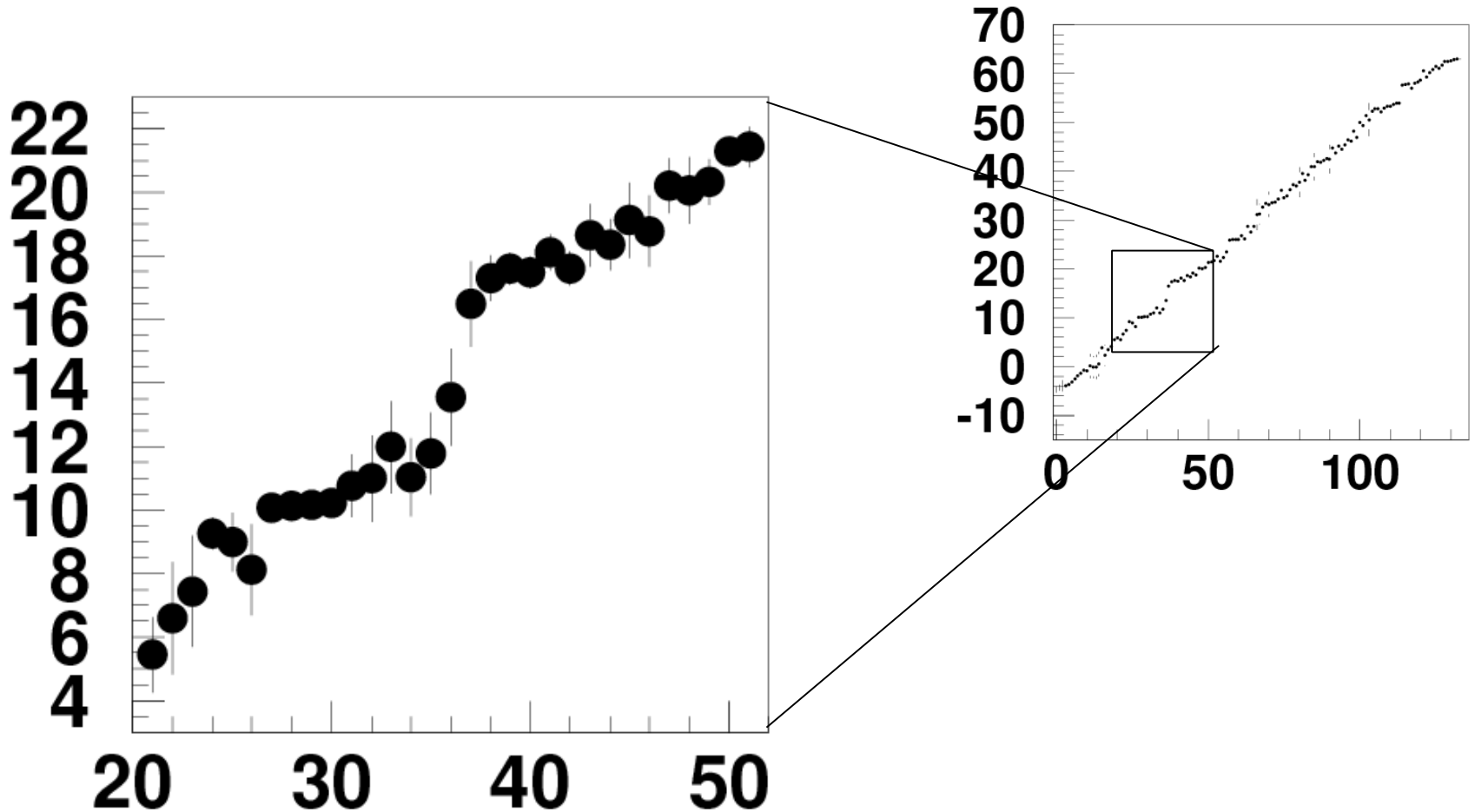
- ADC変換10MHzでの動作(現状： $\sim 10kHz$)
- 試作FPCCDの読み出し試験

周波数帯域

TEST_PREAMP_NOISE2



ADC出力のぬけ

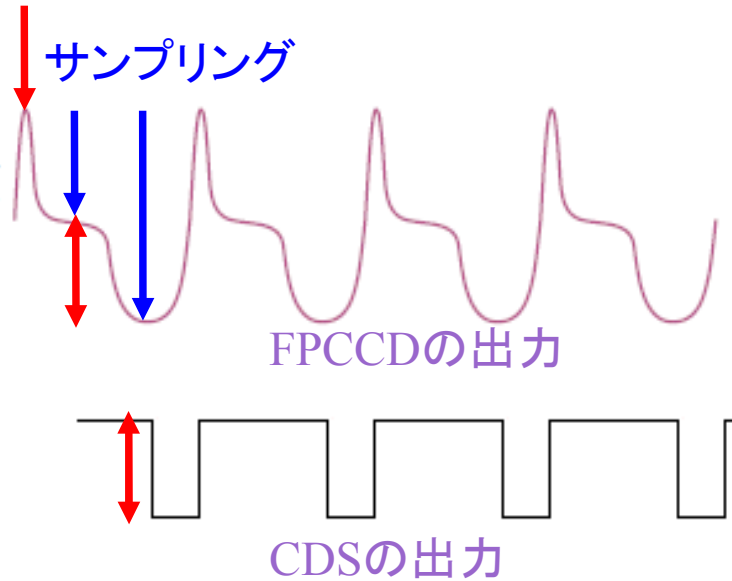


• 0,1,3,7,C,F,13,18,1C,1F,20,23,27,2C,30,33,38,3C

CDS回路

相関二重サンプリング

リセット



CDS回路

