

ILC-FPCCDバーテックス検出器 のための 読み出し回路の開発

東北大理 板垣憲之輔

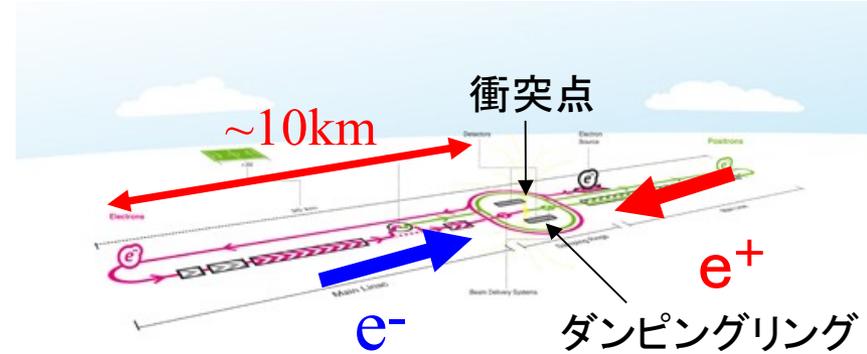
内容

- 国際線形加速器 (ILC)
- FPCCD
- 読み出し回路
- まとめ・今後

国際線形加速器(ILC)

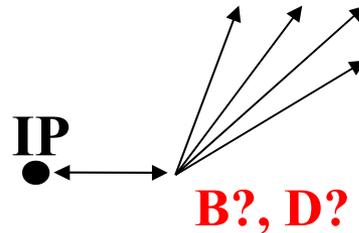
次世代の電子・陽電子加速器

- 全長 30km
- 重心系エネルギー: 500GeV
(1TeVにアップグレード)



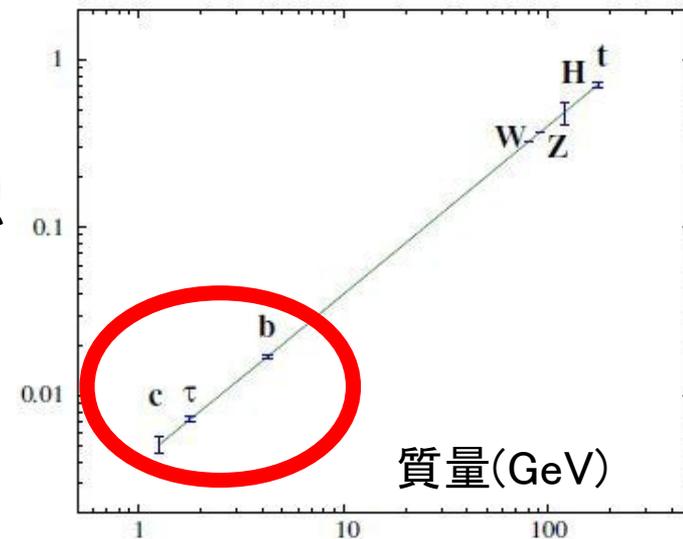
バーテックス検出器

- Higgs機構の検証
 - 質量とヒッグス結合の線形性の確認

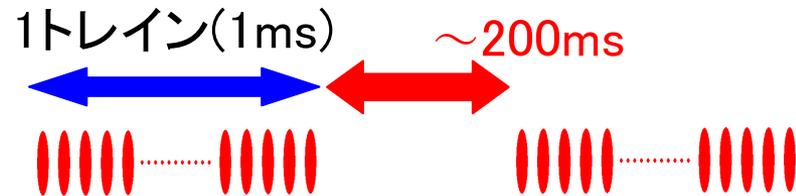


- 優れた粒子識別能力が必要

$$\rightarrow \sigma_{IP} = 5 \oplus 10 / (p \beta \sin^{3/2} \theta) \text{ (um)}$$



国際線形加速器(ILC)



ILCのバックグラウンド

- ILCでは衝突時に大量の電子・陽電子ペアが生成
- 標準的ピクセル検出器(25 μ m x 25 μ m)ではピクセル占有率 >10%

→ ピクセル占有率を1%以下に抑えたい

• 方法

- トレイン間に何回か読み出す
- ピクセルを細かくする

• ピクセルを細かくすることを選択

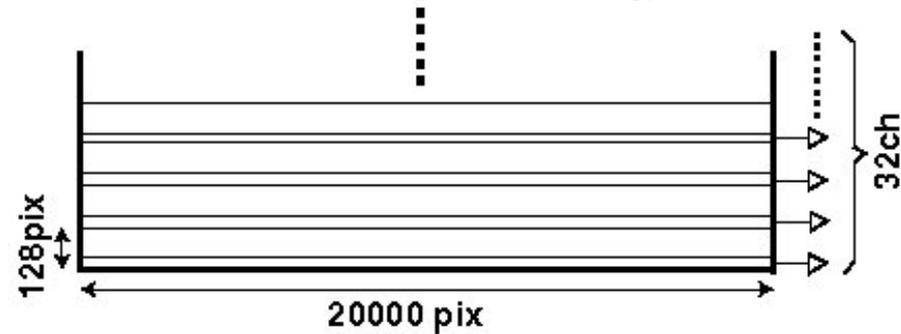
→ Fine Pixel CCD

Fine Pixel CCD (FPCCD)

FPCCD

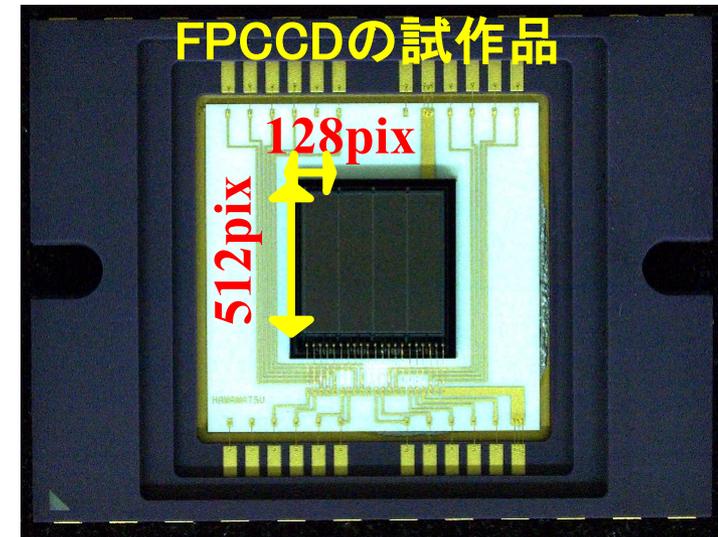
- ピクセル・サイズ : $5\mu\text{m} \times 5\mu\text{m}$
- 有感領域の厚み : $15\mu\text{m}$
- 総チャンネル数 : $\sim 6,000\text{ch}$
 - $\sim 20,000 \times 128 \text{ pix/ch}$

ILC-FPCCDラダーの構造



技術確立のための試作品が完成

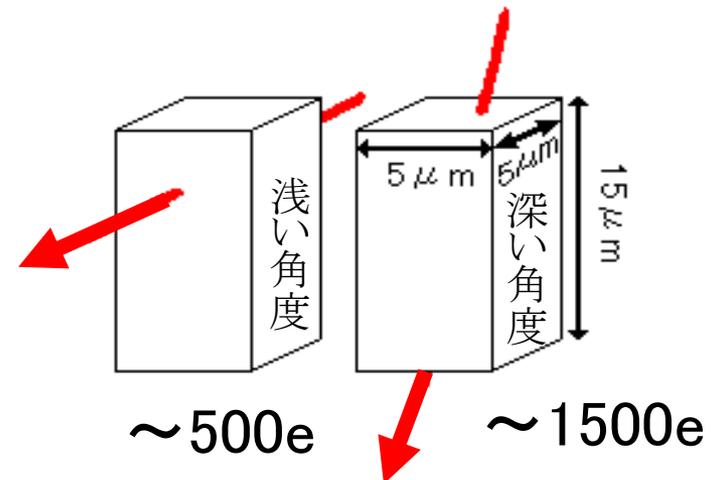
- ピクセル・サイズ : $12\mu\text{m} \times 12\mu\text{m}$
- 有感領域の厚み : $15\mu\text{m}$, $24\mu\text{m}$
- 読み出しチャンネル数 : 4ch
 - $512 \times 128 \text{ pix/ch}$



➔ 読み出し回路を開発

読み出し回路への要請と解決策

- 読み出し速度 : 10Mpix / sec 以上
 - 20000 × 128pixel/200ms
 - 変換速度 : 5 MHz × 2
- ノイズレベル : 30 電子以下
 - 浅い角度の粒子 ⇒ 500電子程度の信号
 - ノイズは全体で 50 電子以下.(FPCCD : ~30 電子)
 - 試作品の測定結果を後述



読み出し回路への要請と解決策

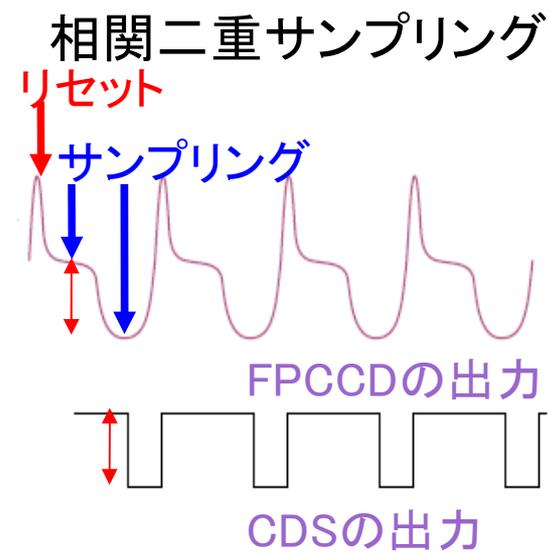
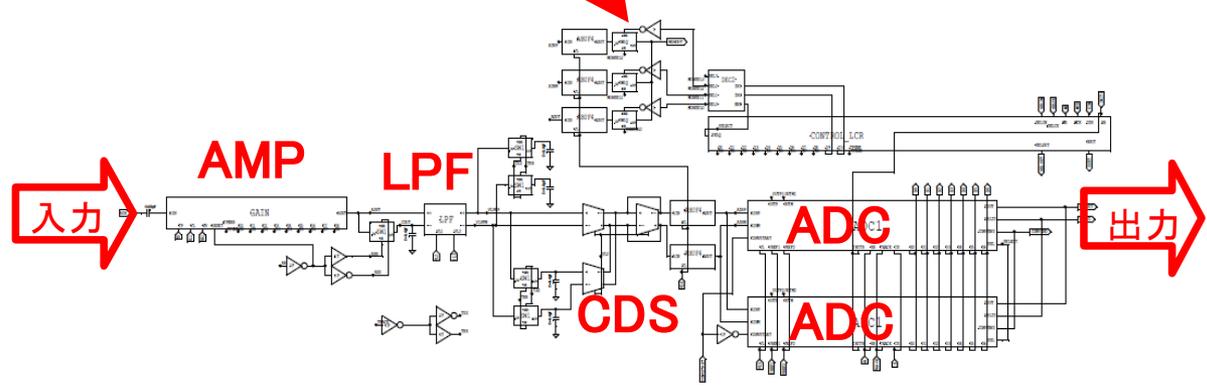
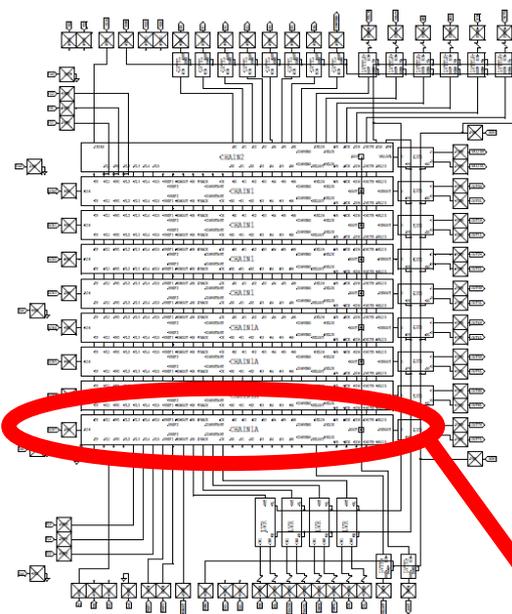
- 消費電力：6mW/ch 以下
 - バーテックス検出器全体での消費電力：100W 以下
 - 100W/6000ch – 10mW/ch (FPCCD)
 - 電荷再分配型ADC を採用することで実現



- 入力電圧と基準電圧をコンデンサを介して比較
 - 抵抗による電力消費が発生しない
 - 低消費電力 (<10uW/ch)

読み出し回路のデザイン

- 増幅器
- ローパスフィルター (LPF)
- 相関二重サンプリング (CDS)
 - ピクセルの電荷情報を取り出す
- 電荷再分配型ADC × 2
 - シリアルで出力



試作読み出し回路

- 読み出し回路の試作品が完成した

0.35umTSMCプロセス

サイズ : 2.85 mm x 2.85 mm

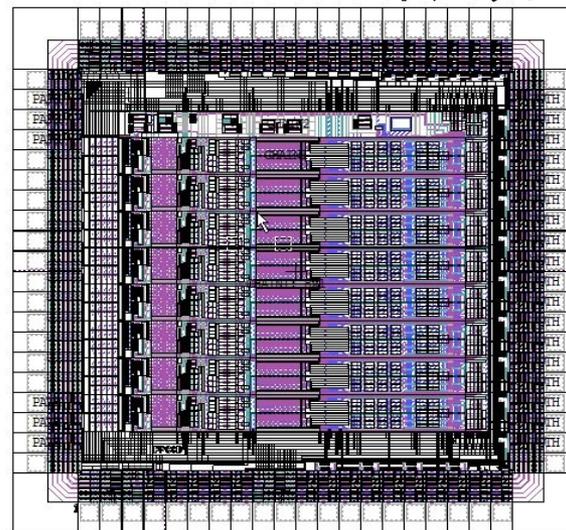
パッド数 : 80

チャンネル数 : 8

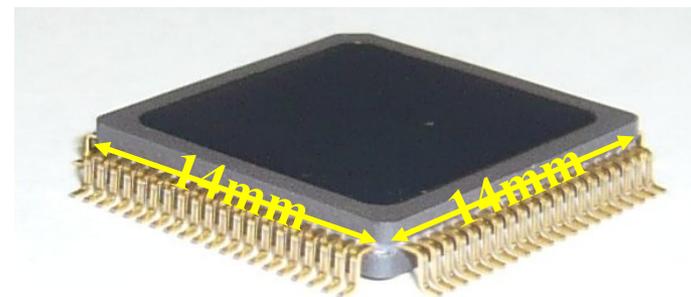
データ幅 : 6 ビット + サインビット

2008年1月完成

レイアウト

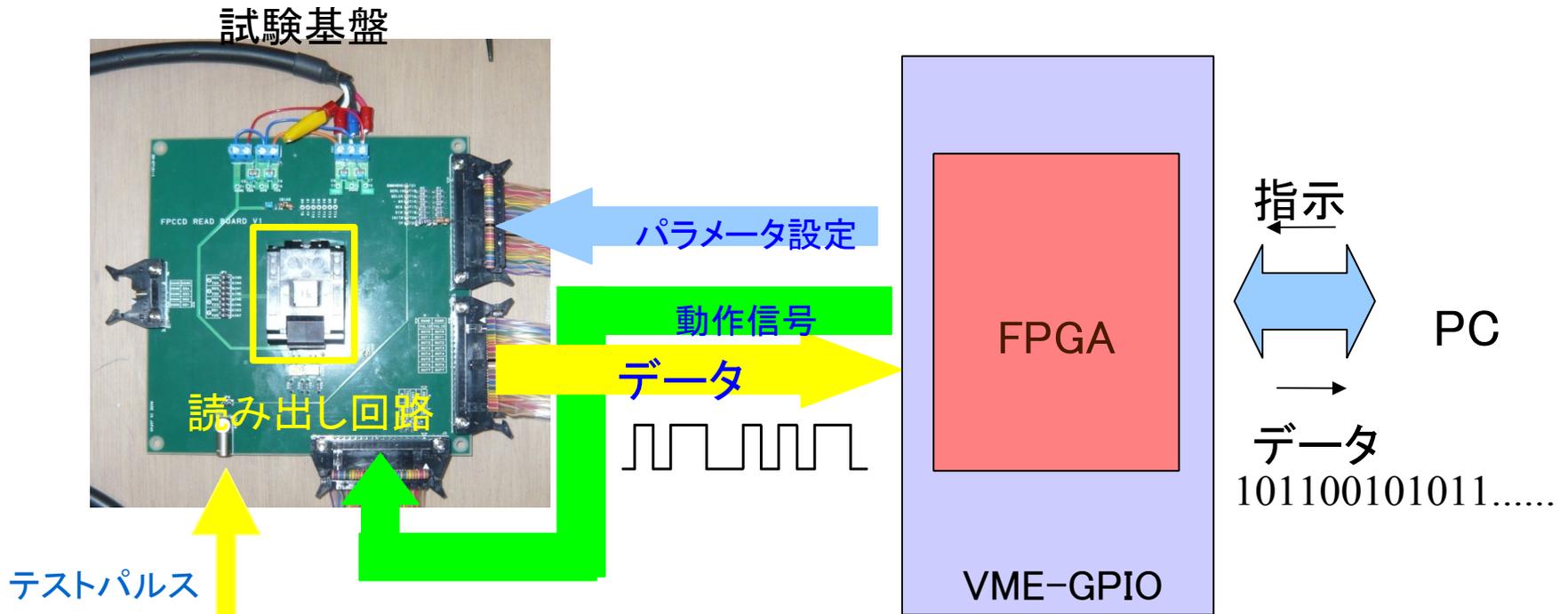


→ 試作品の動作確認を行った



試験システム

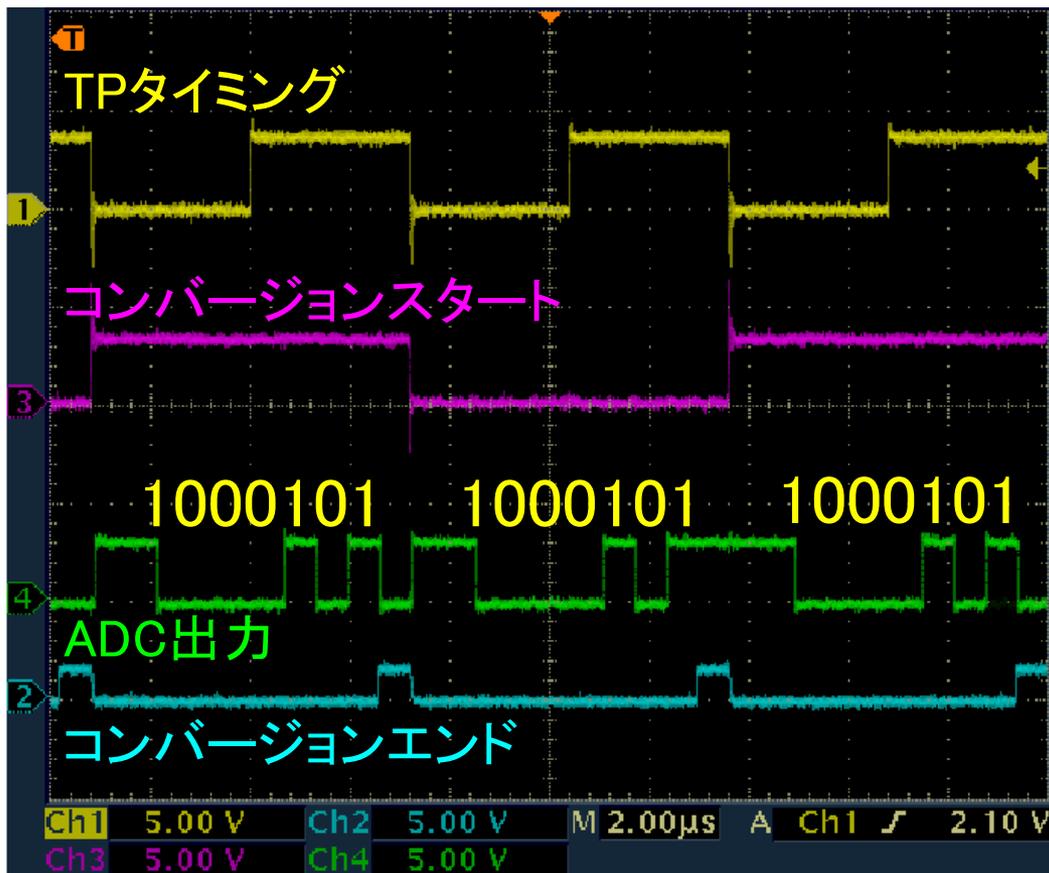
- GPIOモジュールで回路の制御とADCデータの取得を行う
 - KEK-VME 6Uモジュール
 - FPGAに読み込みのロジックを作成
- FPGAでADC出力を読み込み
➔ PCへ送信



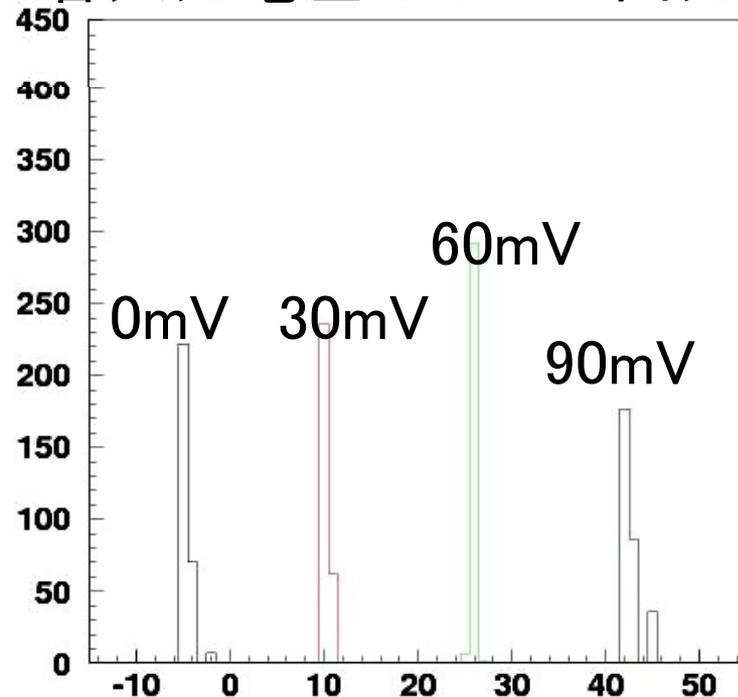
読み出し回路の動作確認

動作確認のために、ADC出力を見た。

- ADCの変換速度 $\sim 10\text{kHz}$



各入力電圧でのADC出力



入力電圧 $\sim 5\text{mV}$

入力電圧(mV)

読み出し回路の全機能は動作している
⇒ 性能を調べた

ペDESTALでのADC分布

ADCの変換速度～1.5MHz

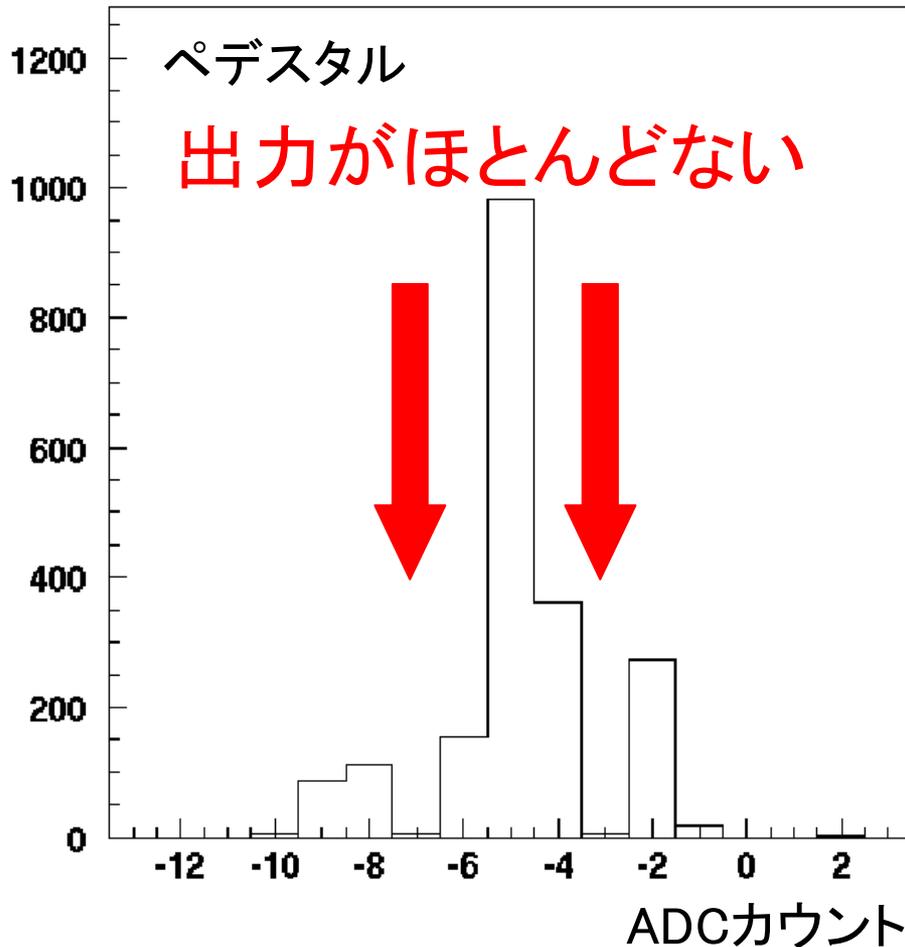
ADC分布

- ・出力しない値があるため分布が広がっている
- コンデンサーの容量に問題があると思われる
- 容量を変えられるADCを積んだ別のチップが作られた

ノイズ

- $\sigma \sim 1.3(\text{ADC count})$
- 1ADC count $\sim 0.2 \text{ mV}$
(センサー入力での電圧)
- FPCCD : $5\mu\text{V}/e$

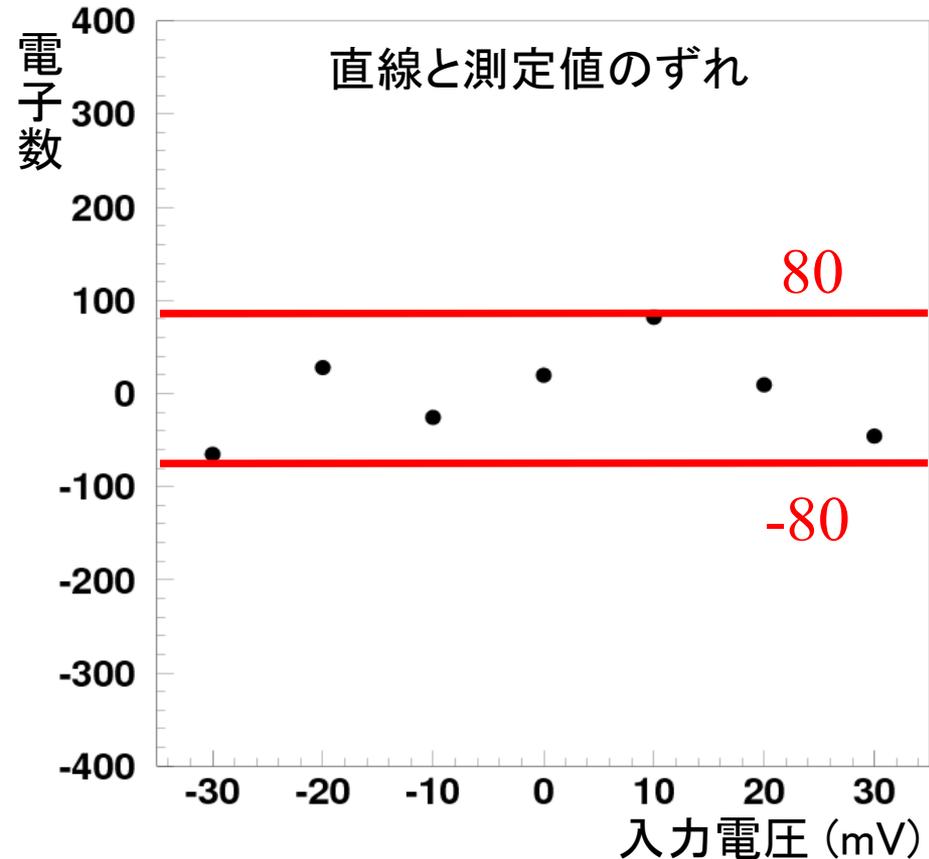
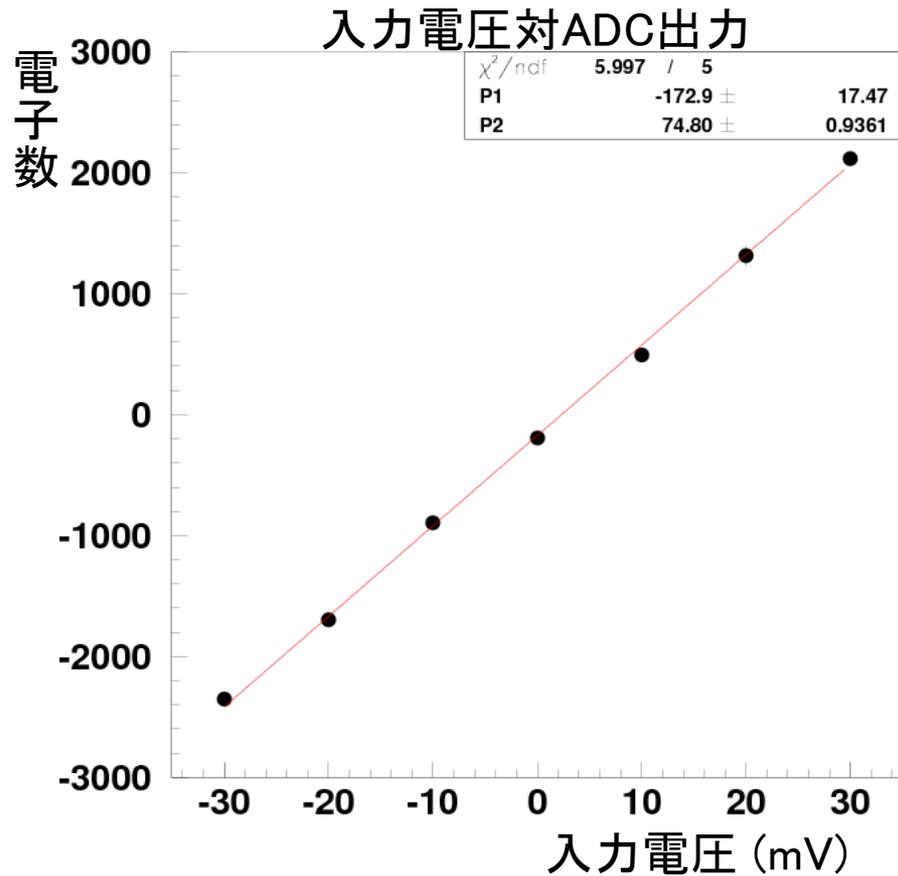
→ ノイズレベル $\sim 50e$
(要求性能 : $< 30e$)



→ 次回の試作でコンデンサー容量の調整による改善が期待される

入力電圧 対 ADC出力

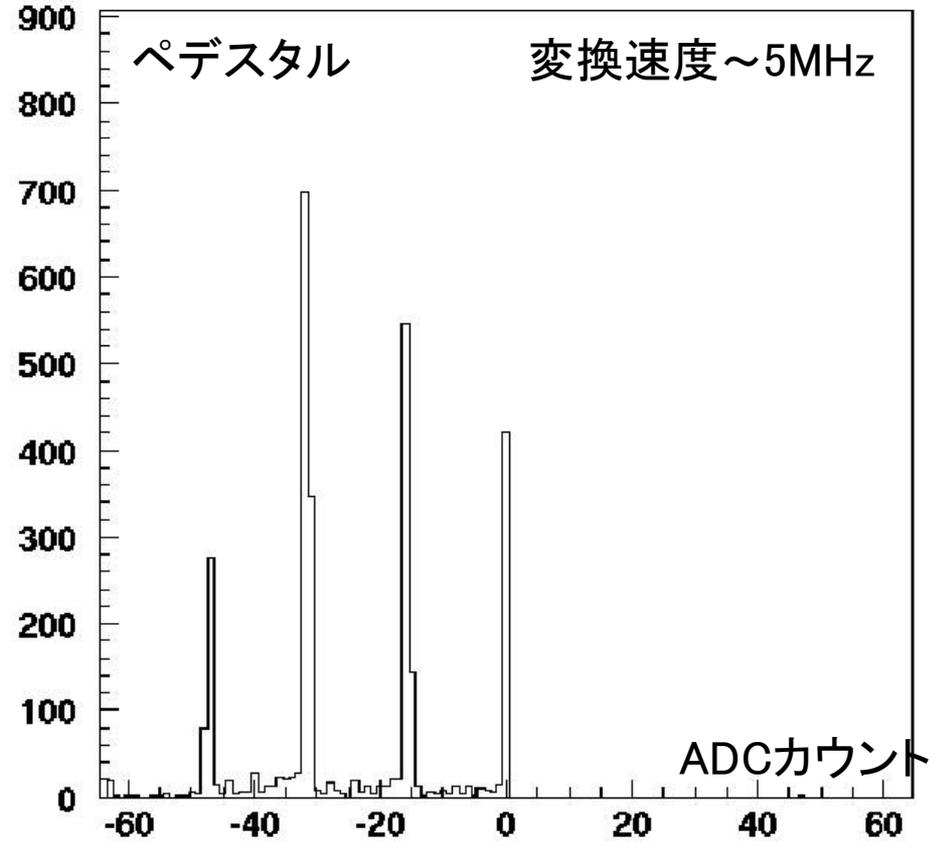
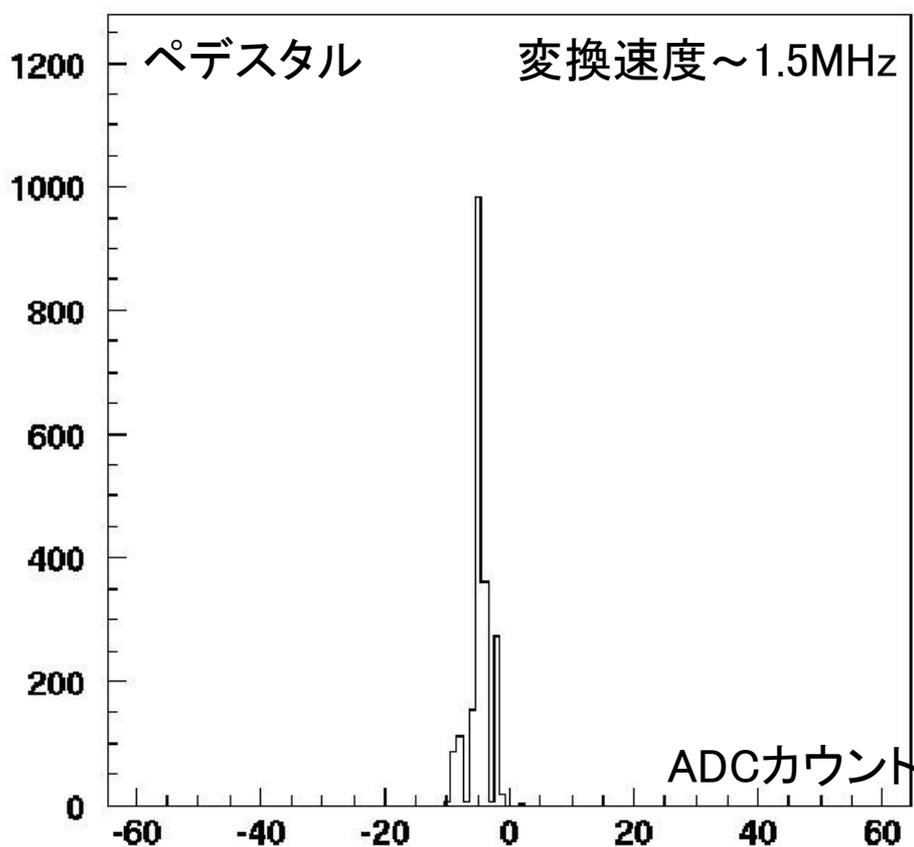
- 入力電圧対ADC出力を直線でフィットして、測定値との差を調べた。



直線からのずれ $< \pm 80e$

→ 次回試作での改善が期待される

変換速度～5MHzでの動作



- 5MHzの場合、出力が飛び飛びになる
 - 間隔は15
- 原因を調査中

まとめ

- ILC-FPCCDバーテックス検出器のための読み出し回路の開発を行っている
 - 試作品が2008年1月に完成
- 試作品の性能を評価した
 - ◆ ADCの変換速度1.5MHz
 - ノイズレベル：～50e
 - × ADCから出力されない値がある
 - × コンデンサーの容量を最適化することで改善が見込まれる
 - 入力電圧に対するADC出力の線形性：±80e
 - 課題：ADCの変換速度5MHzでの動作

今後の予定

- ADC変換10MHzでの動作（現状：～1.5MHz）
- 試作FPCCDの読み出し試験