

ILC-FPCCDバーテックス検出器の 読み出し回路の開発

3/28

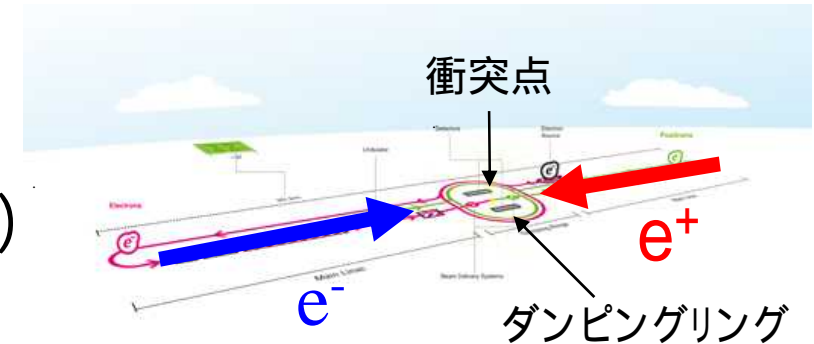
東北大理、JAXA-ISAS^A、高工研^B
板垣憲之輔、池田博一^A、杉本康博^B、田窪洋介、長嶺忠、宮本彰也^B、山本均、吉田幸平

内容

- International Linear Collider
- FPCCDバーテックス検出器
 - 読み出し回路

International Linear Collider

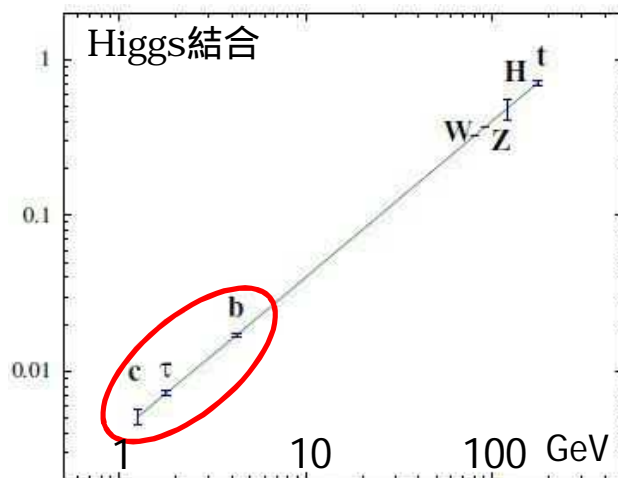
- 次世代の電子・陽電子加速器
 - 全長30km
 - 重心系エネルギー 500GeV(→1TeV)
 - ビーム: 200msおきに衝突



- 目的
 - 新しい物理の発見
 - Higgsの精密測定

Higgs機構の検証

⇒ バックス検出器に優れた
粒子識別能力が要求される

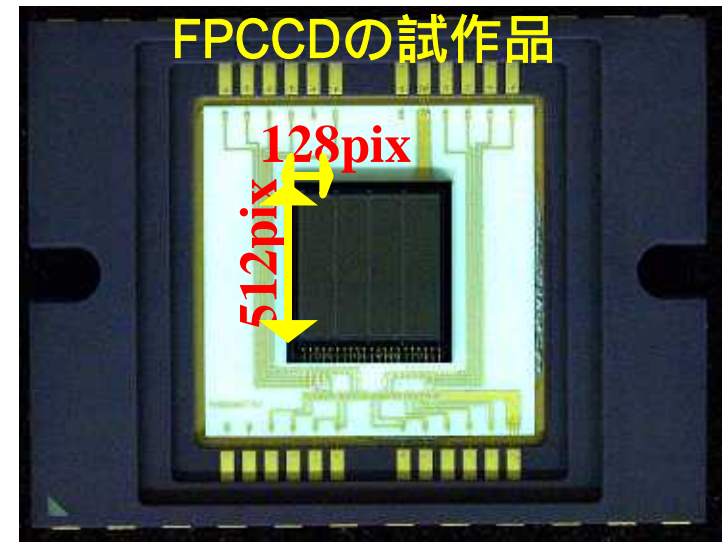
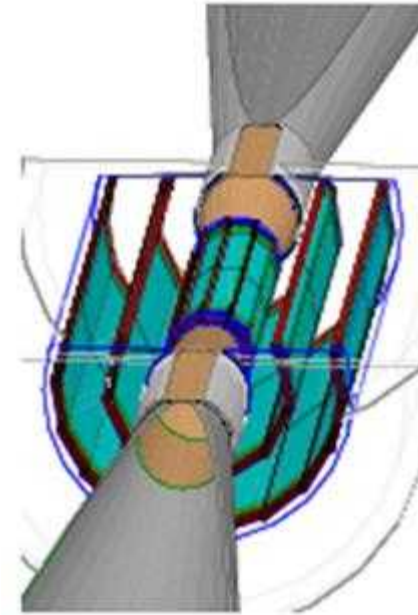


崩壊点分解能 $\sigma = 5 \oplus \frac{10}{p\beta \sin^{\frac{3}{2}} \theta} (\mu m)$

検出器自身の分解能 \uparrow 多重散乱の効果 \uparrow

FPCCD バーテックス検出器

- Fine Pixel CCD
 - ピクセル・サイズ: $5\mu\text{m} \times 5\mu\text{m}$
 - 有感領域の厚み: $15\mu\text{m}$
 - ラダーサイズ: $12\text{cm} \times 1\text{cm}$
 - 総チャンネル数: $\sim 6,000\text{ch}$
 - $20,000 \times 128\text{ pix/ch}$
 - 技術確立のための試作品
 - 2008年3月完成
 - ピクセル・サイズ: $12\mu\text{m} \times 12\mu\text{m}$
 - 有感領域の厚み: $15\mu\text{m}, 24\mu\text{m}$
 - チャンネル数: 4ch
 - $512 \times 128\text{ pix/ch}$
- 並行して読み出し回路も開発

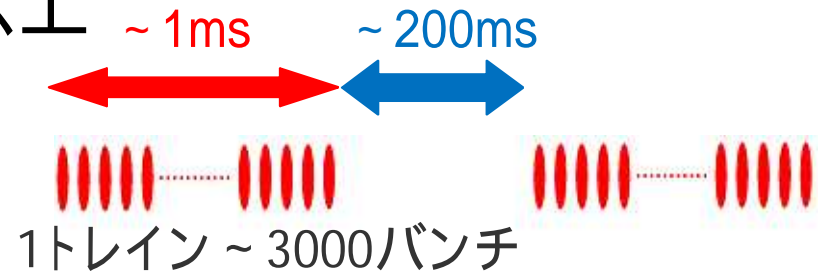


読み出し回路への要求

- 読み出し速度: 10 Mpix/sec 以上

- トレイン間に読み出す

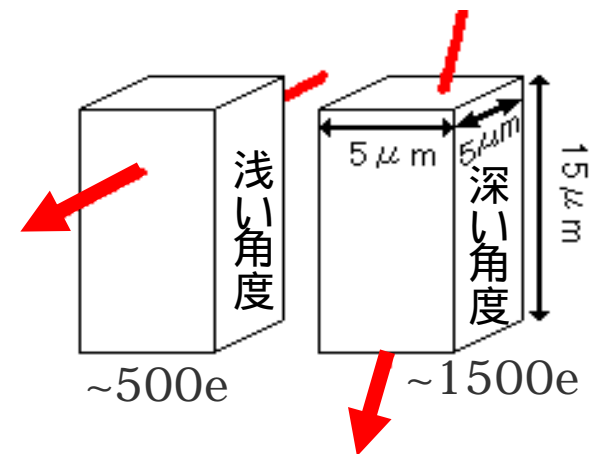
- 20,000 x 128pix / 200ms



- ノイズレベル: 30電子 以下

- 浅い角度の粒子の信号 ~ 500電子

- センサーと合わせて50電子以下



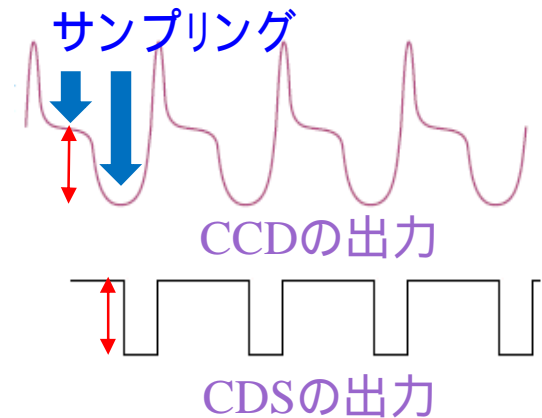
- 消費電力: 6 mW/ch 以下

- クライオスタット内に設置

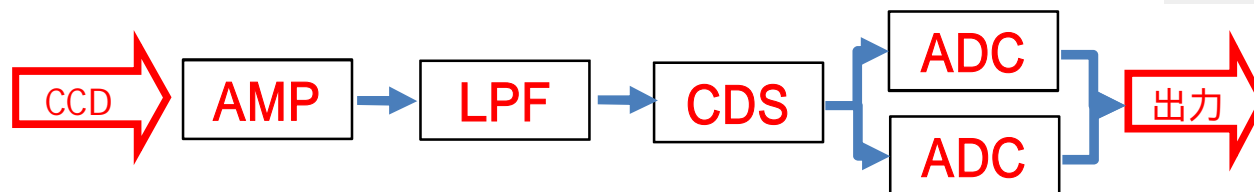
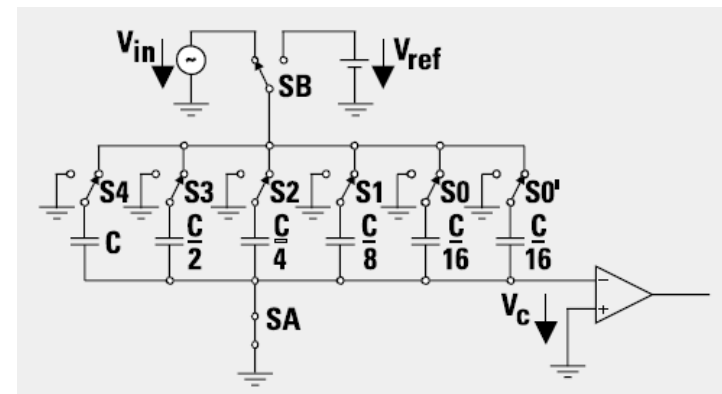
⇒ 以上の条件を満たすような読み出し回路が設計された

読み出し回路のデザイン

- 増幅器
- ローパスフィルター
- 相関二重サンプリング (CDS)
 - CCD: 各ピクセルの電荷量が電位差として出力される
 - CDS: 電位差情報を取り出す
- 電荷再分配型ADC
 - 入力信号と基準電圧でコンデンサーに貯めた電荷を比較してA/D変換する
 - ⇒ 消費電力 < $10\mu\text{W}/\text{ch}$
 - $5\text{MHz} \times 2$
 - シリアルで出力

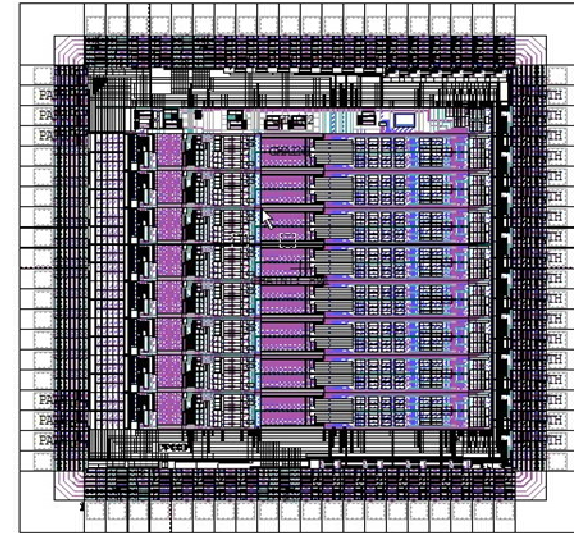


電荷再分配型ADC



試作読み出し回路

レイアウト



0.35 μ m TSMC プロセス

チップサイズ : 2.85 mm \times 2.85 mm

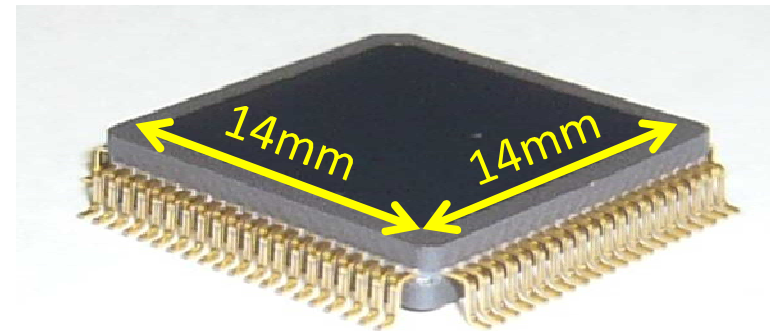
パッド数 : 80

チャンネル数 : 8

パッケージ : QFP-80 ピン

2008年1月完成

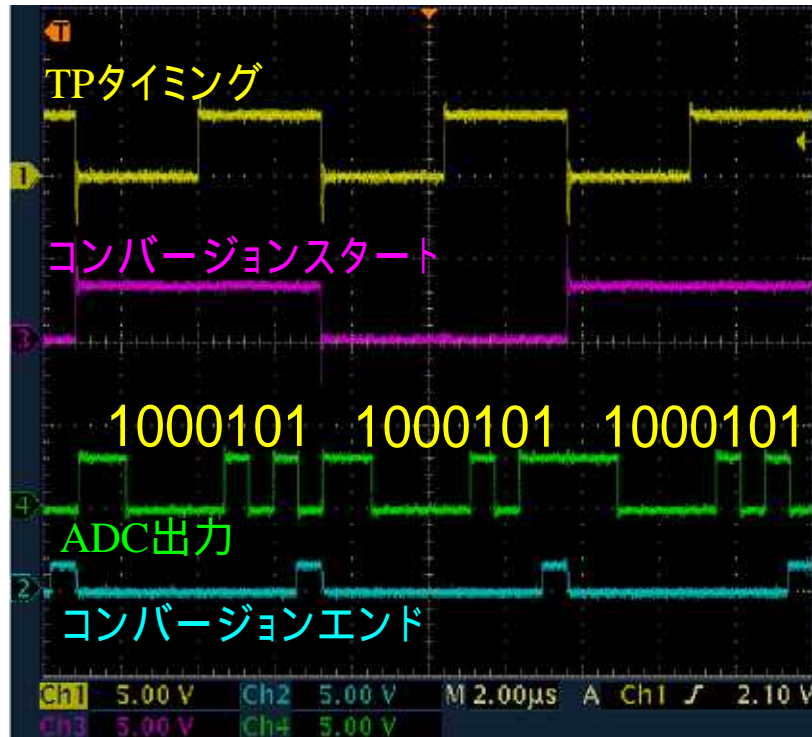
パッケージ



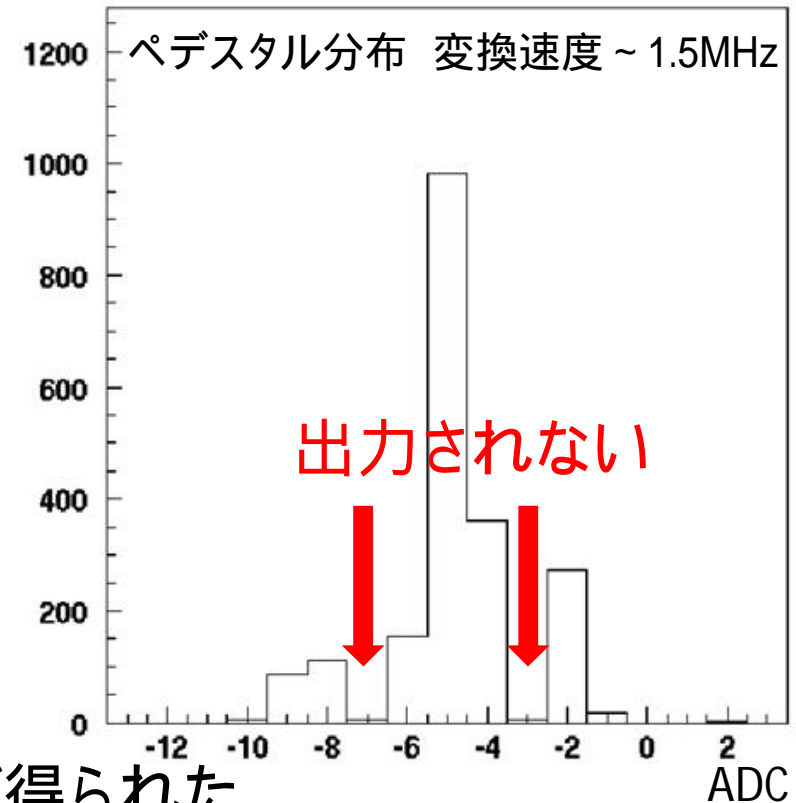
⇒ 試作読み出し回路の動作確認を行った

読み出し回路の動作確認

- 動作確認のためにADC出力を見た



入力電圧 ~ 5mV

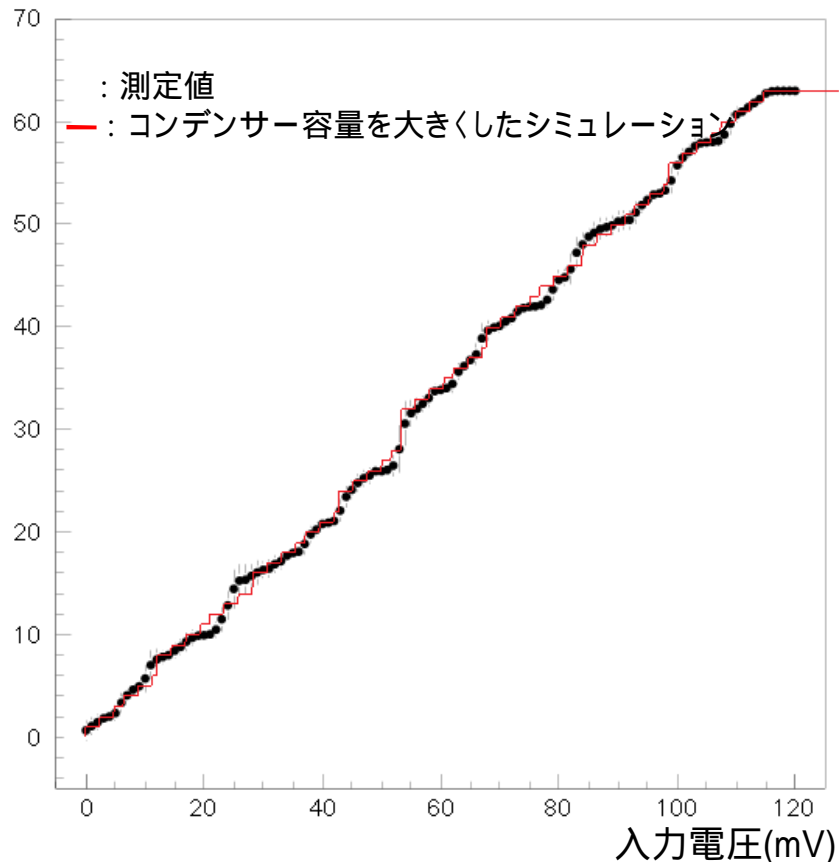


- 入力に同期した出力が得られた
 - ⇒ 読み出し回路の全機能は動作している
- ノイズレベル : $\sigma \sim 1.7$ ADC count $\sim 70e$
 - ⇒ 改善の必要がある
- ADCからいくつかの値が出力されない
 - 原因を究明

ADC出力に飛びがある原因

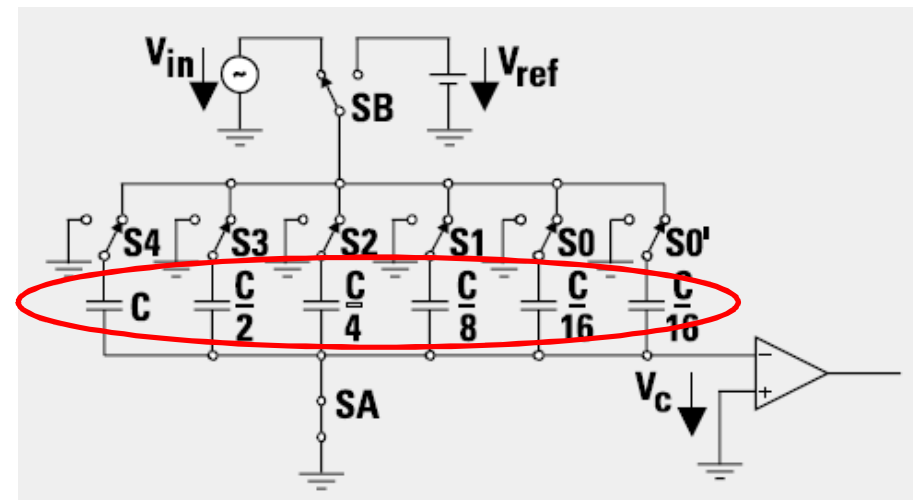
- テストパルスの電圧を細かく変えていったところ、出力されない値がいくつかあった
- MATLABにより、ADCのコンデンサー容量を変えたときのADC出力をシミュレーションした

ADCカウント



- 各コンデンサーの容量を設計より大きくした結果と測定結果がよく一致した

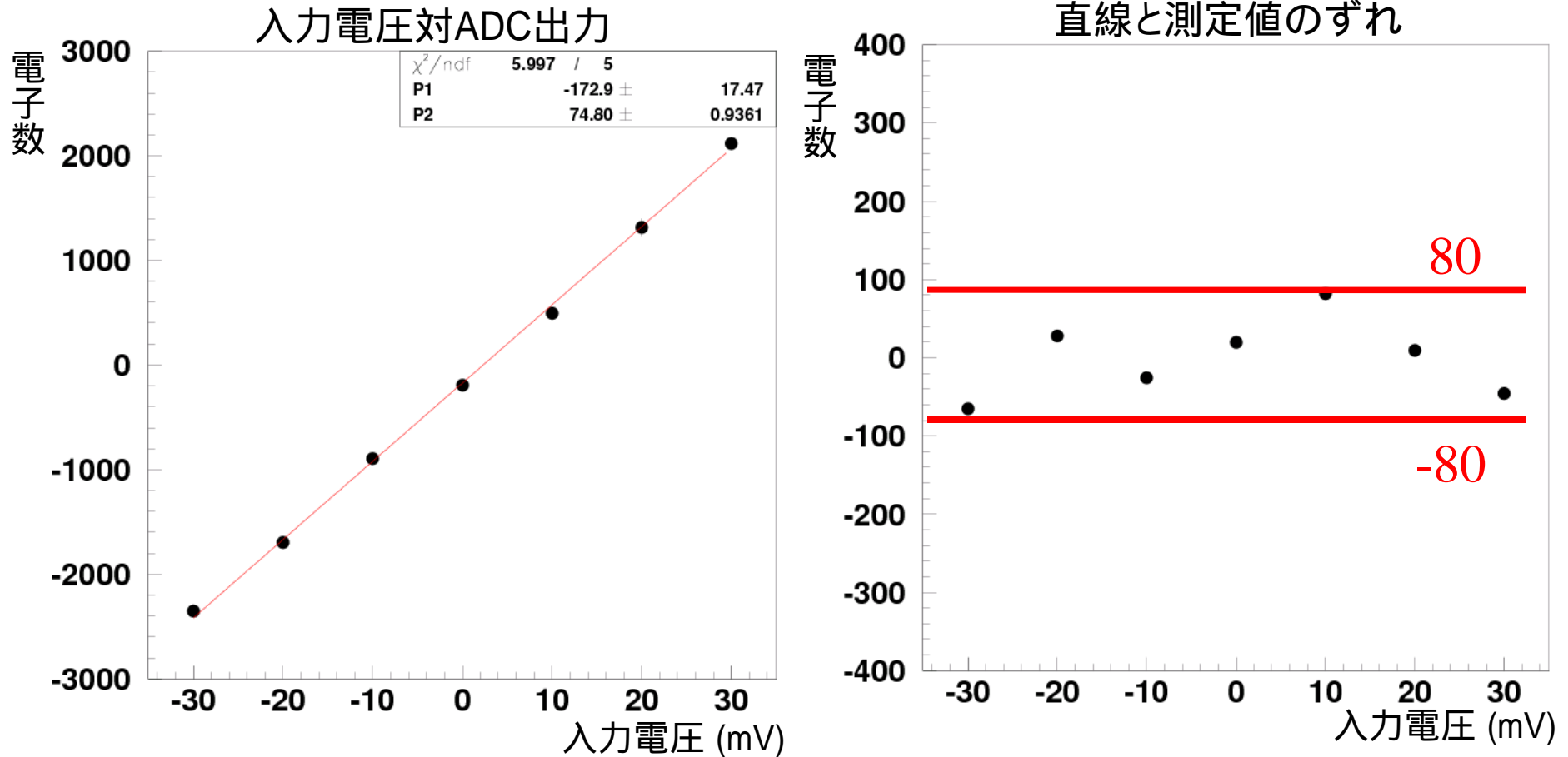
⇒ コンデンサーが大きい



⇒ 次回の試作時に改善

入力電圧 対 ADC出力

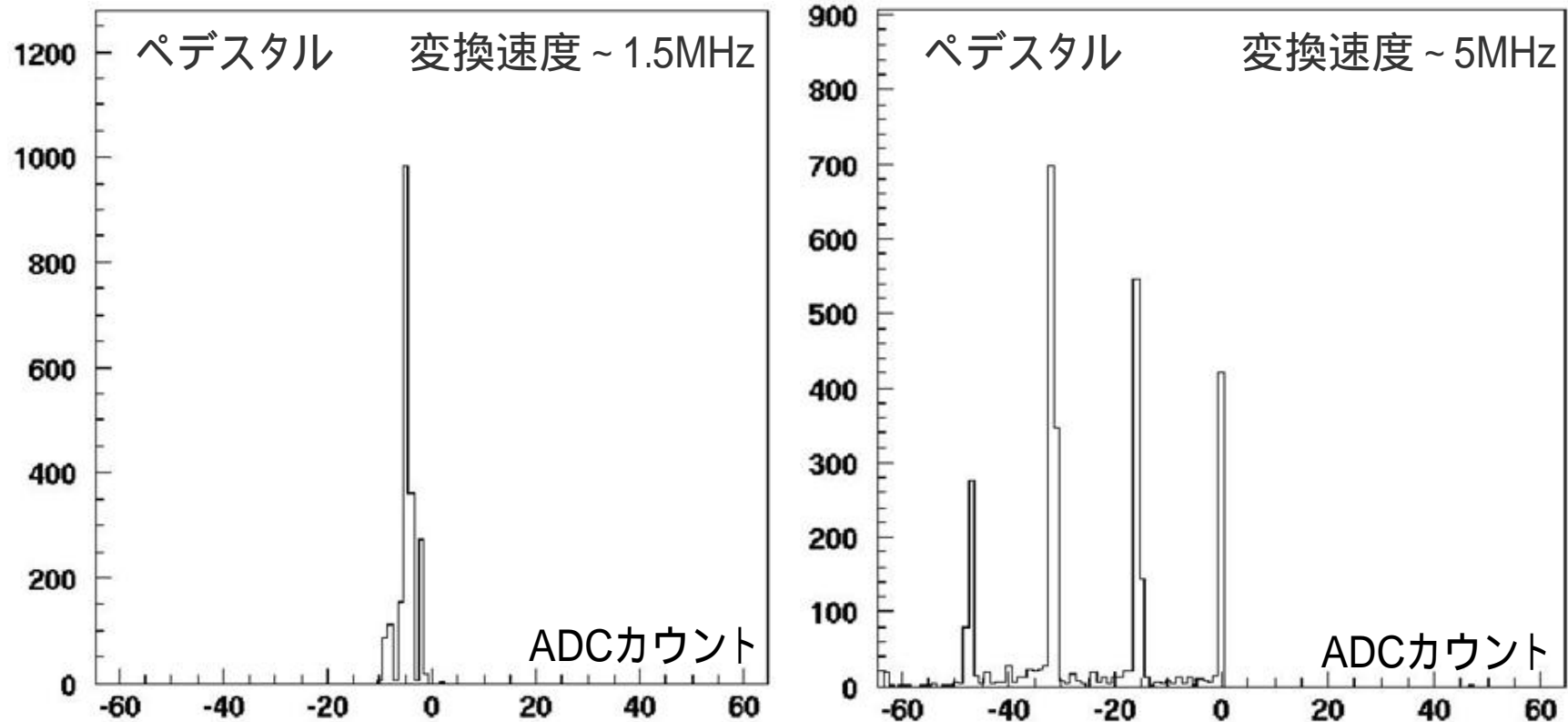
- 入力電圧対ADC出力を直線でフィットして、直線からのずれを調べた



- 直線からのずれ $< \pm 80e$ (出力がない値の影響)

⇒ コンデンサー容量の改善と共に改善されることが期待される 8

高速読み出しでの動作

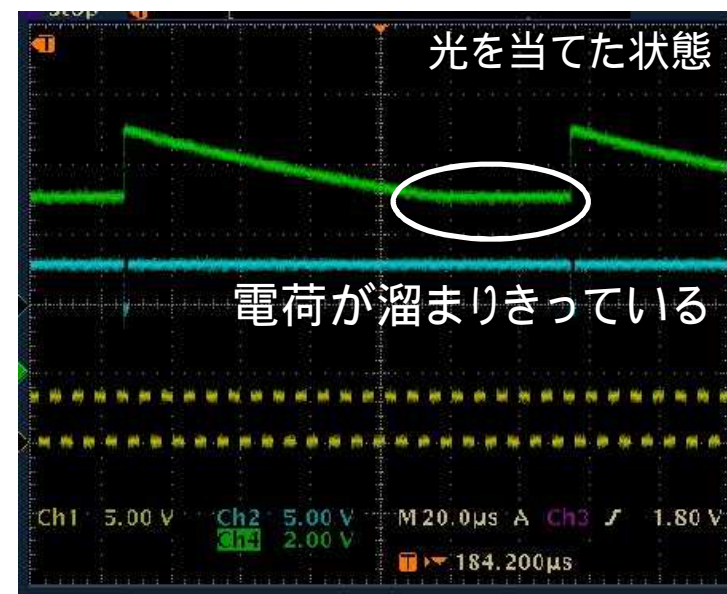
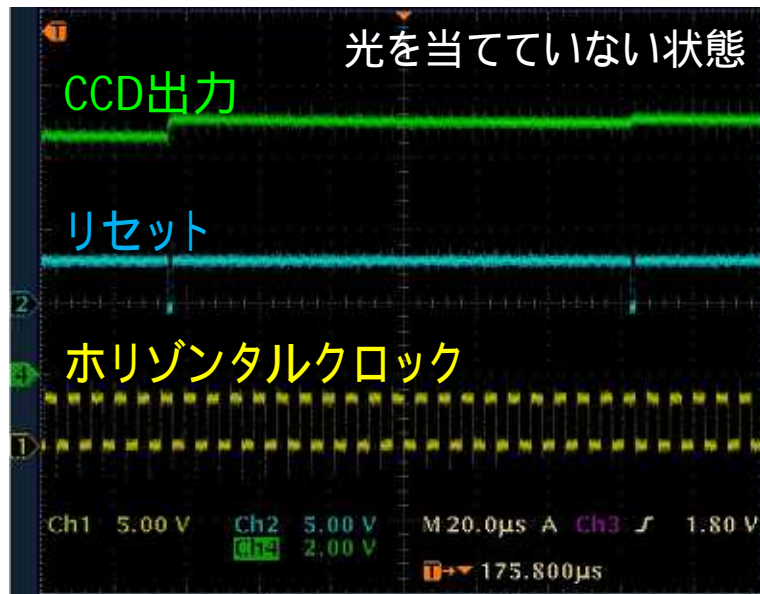


- **最終目標**: 10MHz
 - 変換速度を 5MHz にすると分布が広がった
- ⇒ SPICEシミュレーションで確かめる

FPCCDの読み出し

試作FPCCDの出力

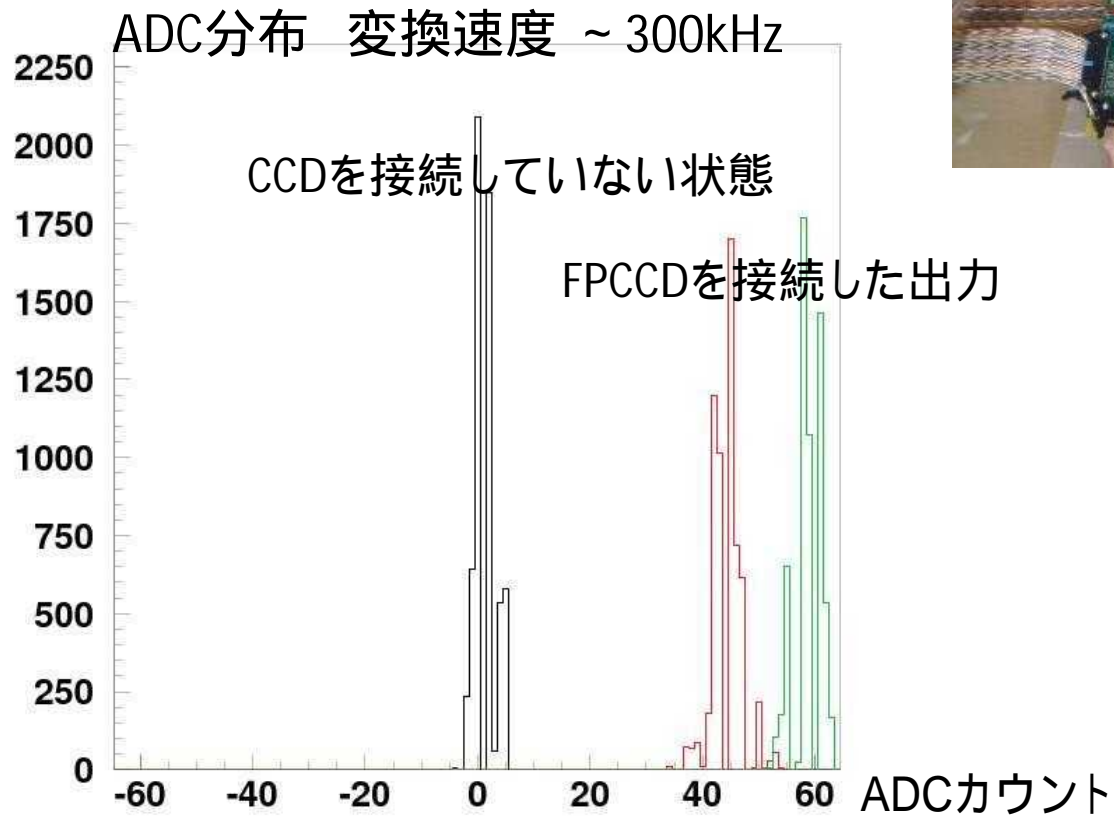
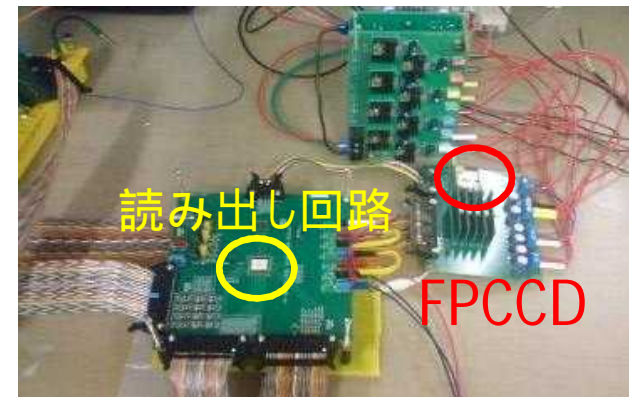
- 動作確認のため20pixel分出力してリセットをかけている



- FPCCDを動かしている
⇒ 読み出し回路で読みだした

FPCCDの読み出し

- FPCCDと読み出し回路を接続した



光に応じてADC出力が変化している

⇒ FPCCDを読み出せている

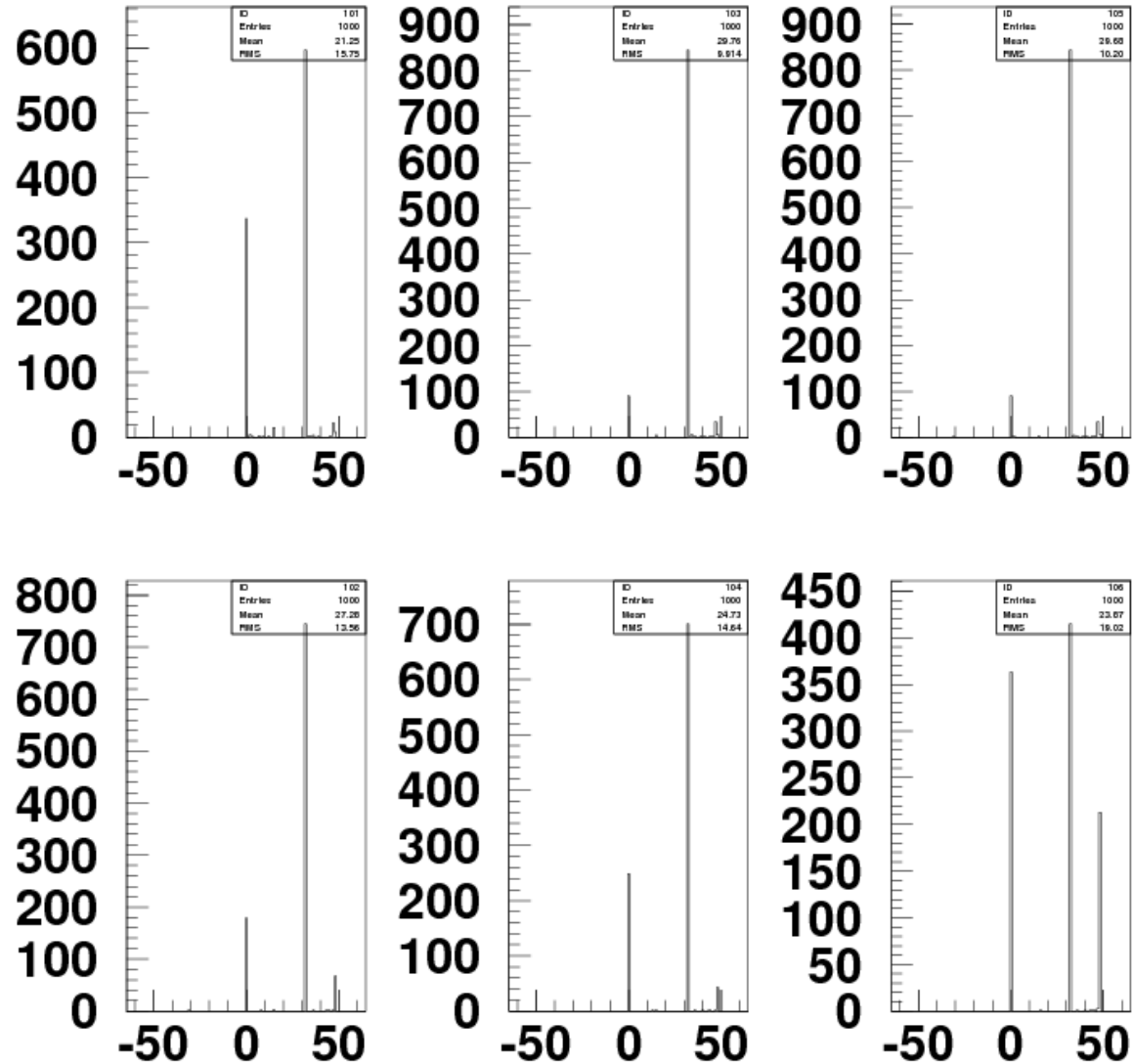
まとめ

- FPCCDバーテックス検出器のための読み出し回路の開発を行っている
 - 試作品が2008年1月に完成
- 試作品の性能を評価している
 - 達成した変換速度：～1.5MHz
 - ノイズレベル：～70e
 - 入力電圧に対するADC出力の線形性：±80e
 - コンデンサーの容量に不具合 次回試作の改善点
- ◆ 課題：高速読み出し、ノイズレベル

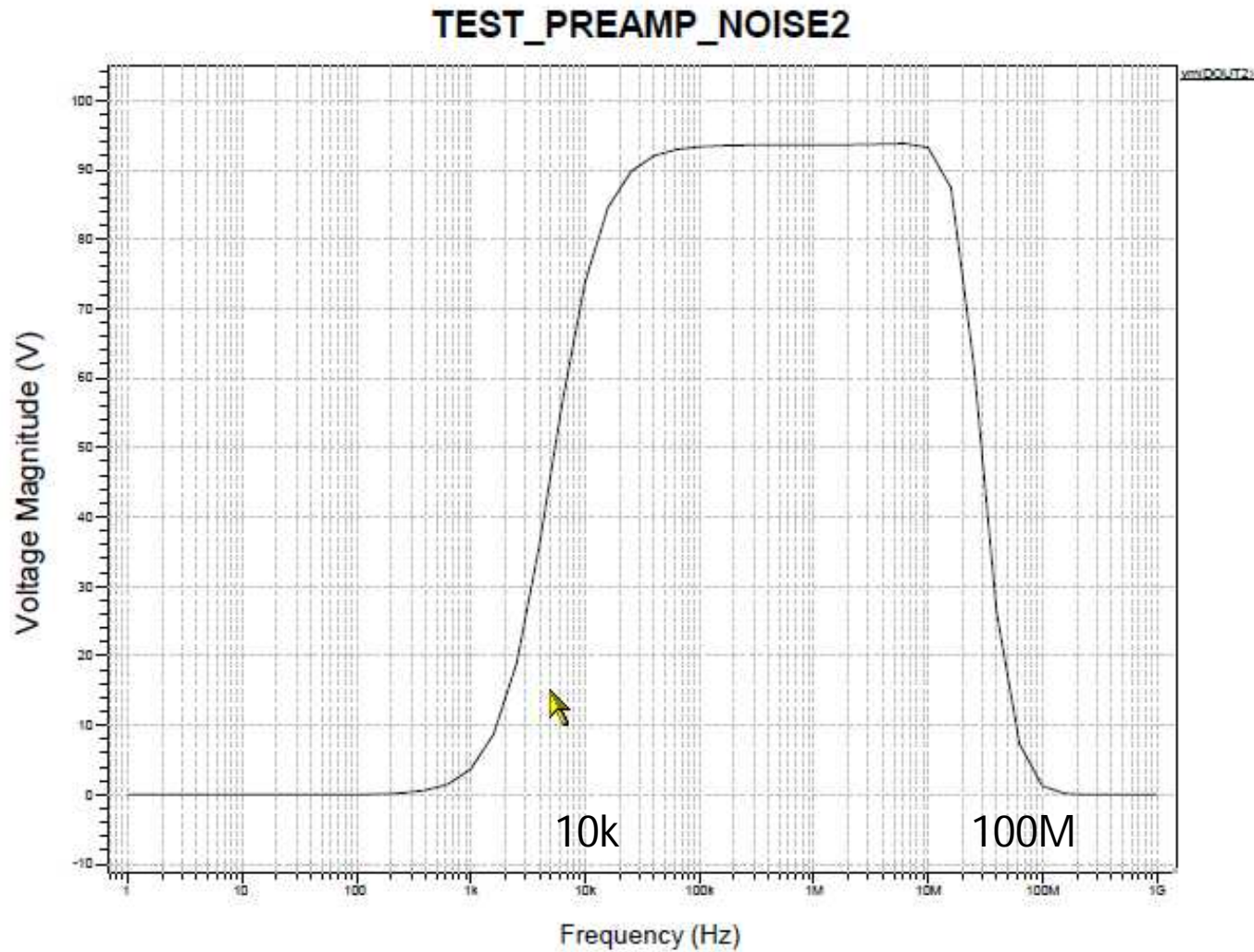
今後の予定

- 試作FPCCDの読み出し試験
- 高速読み出し

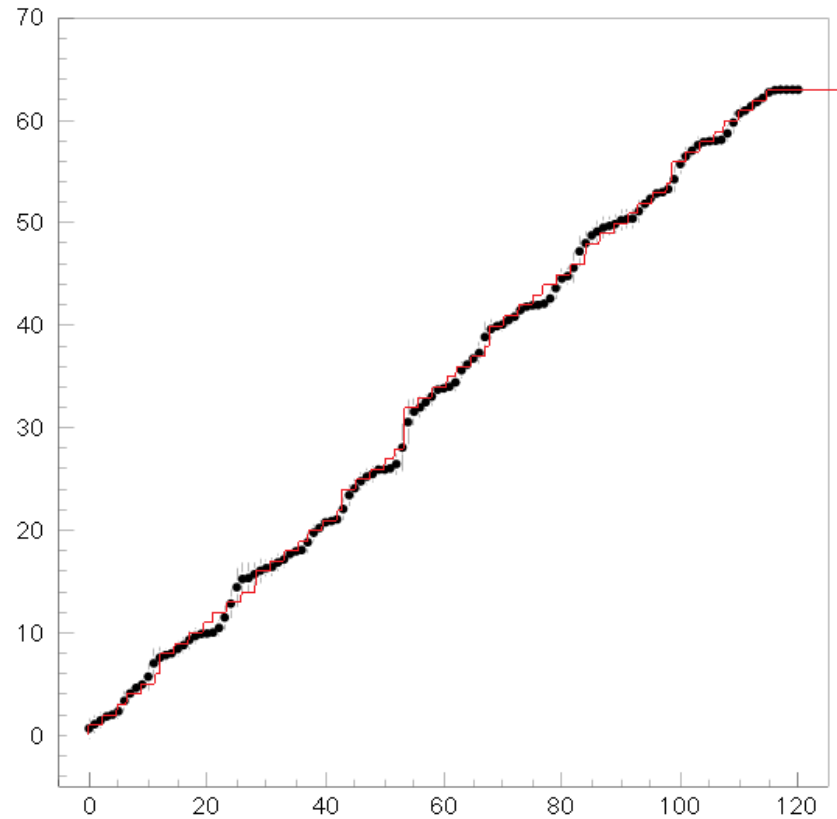
5MHz変換での周期性



周波数帯域



ADCのコンデンサの比



32 : 16 : 8 : 4 : 2 : 1



34.5 : 19 : 9.5 : 5.5 : 3 : 1.5